

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004年3月25日 (25.03.2004)

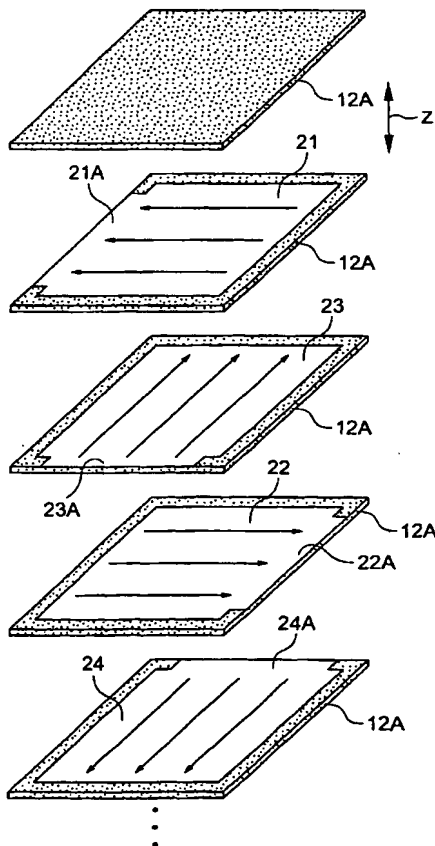
PCT

(10) 国際公開番号  
WO 2004/025673 A1

- (51) 国際特許分類: H01G 4/30, 4/38 (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 富樫 正明 (TO-GASHI, Masaaki) [JP/JP]; 〒103-8272 東京都中央区日本橋一丁目1番1号 TDK株式会社内 Tokyo (JP).  
(21) 国際出願番号: PCT/JP2003/011490  
(22) 国際出願日: 2003年9月9日 (09.09.2003)  
(25) 国際出願の言語: 日本語  
(26) 国際公開の言語: 日本語  
(30) 優先権データ:  
特願2002-264821 2002年9月10日 (10.09.2002) JP  
特願2002-264822 2002年9月10日 (10.09.2002) JP  
(71) 出願人 (米国を除く全ての指定国について): TDK株式会社 (TDK CORPORATION) [JP/JP]; 〒103-8272 東京都中央区日本橋一丁目1番1号 Tokyo (JP).  
(81) 指定国 (国内): CN, KR, US.  
添付公開書類:  
— 国際調査報告書  
2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: MULTILAYER CAPACITOR

(54) 発明の名称: 積層コンデンサ



(57) Abstract: A first inner conductor (21), a second inner conductor (23), a first inner conductor (22) and a second inner conductor (24) are disposed in the order mentioned from the top in a dielectric element (12). The first inner conductors (21, 22) are respectively led out to two opposing side surfaces of the dielectric element. A pair of second inner conductors (23, 24) are respectively led out to two opposing side surfaces different from the two opposing side surfaces to which the first inner conductors (21, 22) are respectively led out. Terminal electrodes (31-34) are respectively disposed on four side surfaces of the dielectric element (12), for connection with these four inner conductors (21-24) respectively.

(57) 要約: 誘電体素体12内に、第1内部導体21、第2内部導体23、第1内部導体22および第2内部導体24が、上から順に配置される。第1内部導体21、22は、誘電体素体の相互に対向する二側面にそれぞれ引き出される。第1内部導体21、22がそれぞれ引き出された相互に対向する二側面と異なる相互に対向する二側面には、一对の第2内部導体23、24がそれぞれ引き出される。これら4つの内部導体21~24にそれぞれ接続されるように、誘電体素体12の4側面にそれぞれ端子電極31~34が配置される。

## 明 細 書

## 積層コンデンサ

技術分野

## 【0001】

本発明は、等価直列インダクタンス（ESL）を大幅に低減した積層コンデンサに係り、特にデカップリングコンデンサとして用いられる積層セラミックコンデンサに好適なものである。

背景技術

## 【0002】

近年、情報処理装置に用いられるCPU（主演算処理装置）は、処理スピードの向上および高集積化によって、動作周波数が高くなる共に消費電力が著しく増加している。そしてこれに伴い、消費電力の低減化によって動作電圧が減少する傾向にある。

## 【0003】

従って、CPUに電力を供給する為の電源では、より高速で大きな電流変動が生じるようになり、この電流変動に伴う電圧変動をこの電源の許容値内に抑えることが非常に困難になっている。

## 【0004】

この為、図18に示すように、デカップリングコンデンサと呼ばれる積層コンデンサ100が電源102に接続される形で、電源の安定化対策に頻繁に使用されるようになった。そして、電源の高速で過渡的な変動時に素早い充放電によって、この積層コンデンサ100からCPU104に電流を供給して、電源102の電圧変動を抑えるようにしている。

## 【0005】

しかし、今日のCPUの動作周波数の一層の高周波数化に伴って、電流変動はより高速且つ大きなものとなり、図18に示す積層コンデンサ100自身が有している等価直列インダクタンス（ESL）が、電源の電圧変動に大きく影響する

ようになった。

【0006】

つまり、図18に示すCPU104の電源回路に用いられる従来の積層コンデンサ100では、その等価回路を表す図18に示された寄生成分であるESLが高いことから、図19に示す電流Iの変動に伴って、このESLが積層コンデンサ100の充放電を阻害するようになる。この為、上記と同様に電源の電圧Vの変動が図19のように大きくなり易く、今後のCPUの高速化には対応できなくなりつつあった。

【0007】

この理由は、電流の過渡時である充放電時における電圧変動が下記の式1で近似され、ESLの高低が電源の電圧変動の大きさに関係するからである。

【0008】

$$dV = ESL \cdot di / dt \cdots \text{式1}$$

【0009】

ここで、dVは過渡時の電圧変動(V)であり、iは電流変動量(A)であり、tは変動時間(秒)である。

【0010】

尚、図21に示す従来の積層コンデンサは、図22に示す二種類の内部導体114、116をそれぞれ設置した一对のセラミック層112Aが交互に積層されて、誘電体素体112が形成される構造となっている。また、二種類の内部導体114、116は、誘電体素体112の相互に対向する二つの側面112B、112Cにそれぞれ引き出され、誘電体素体112の外部に配置された端子電極118、120にそれぞれ接続される形になっている。

発明の開示

【0011】

本発明は上記事実を考慮し、ESLを大幅に低減した積層コンデンサを提供することを目的とする。

【0012】

上記目的を達成するために、本発明の第1の観点に係る積層コンデンサは、

複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される積層コンデンサであって、前記内部導体が、  
前記誘電体シートの相互に対向する二側面にそれぞれ引き出される少なくとも一对の第1内部導体と、  
一对の前記第1内部導体が引き出された二側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ引き出される少なくとも一对の第2内部導体と、で構成され、  
一对の前記第1内部導体の間に、前記誘電体シートを介して前記第2内部導体が配置され、  
一对の前記第2内部導体の間に、前記誘電体シートを介して前記第1内部導体が配置されていることを特徴とする。

#### 【0013】

本発明の第1の観点に係る積層コンデンサでは、複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される構成を有している。また、誘電体素体の相互に対向する二側面に一对の第1内部導体がそれぞれ引き出され、これら一对の第1内部導体が引き出された二側面と異なる誘電体素体の相互に対向する二側面に一对の第2内部導体がそれぞれ引き出されている。

#### 【0014】

つまり、これら一对の第1内部導体および一对の第2内部導体により上記複数の内部導体が構成されており、一对の第1内部導体および一对の第2内部導体の内の一方の内部導体の間に他方の内部導体の何れか一つが配置されている。

#### 【0015】

例えば、一つの第2内部導体が間に挟まれることで、一对の第1内部導体同士が相互に同極となり且つ、これら一对の第1内部導体がそれぞれ誘電体素体の対向する二側面にそれぞれ引き出される構造となっているので、これら一对の第1内部導体内において、電流が相互に逆向きに流れるようになる。この一方、一对の第2内部導体においても、同様の理由から電流が相互に逆向きに流れるように

なる。

【0016】

従って、一对の第1内部導体間で電流が逆向きに流れることで、磁界を相殺する作用が生じるだけでなく、一对の第2内部導体間で電流が逆向きに流れることでも、磁界を相殺する作用が生じる。そして、これら各内部導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ自体が持つ寄生インダクタンスを少なくでき、等価直列インダクタンスを低減する効果が生じるようになる。

【0017】

以上より、本発明の第1の観点に係る積層コンデンサによれば、積層コンデンサの大幅な低ESL化が図られて、高周波数帯域での減衰量が大きくなるのに伴い、電源の電圧変動を抑制できるようになる。すなわち、本発明の第1の観点に係る積層コンデンサは、CPUの電源回路において、デカップリングコンデンサとして好適に用いられることができる。

【0018】

好ましくは、本発明の第1の観点に係る積層コンデンサは、前記誘電体素体の相互に対向する二側面にそれぞれ配置され、且つ一对の前記第1内部導体にそれぞれ接続される少なくとも一对の第1端子電極と、前記第1端子電極が配置される側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ配置され、且つ一对の前記第2内部導体にそれぞれ接続される一对の第2端子電極と、を備えている。

【0019】

この場合には、相互に対向する一对の第1端子電極が相互に同極性を有する形に積層コンデンサの外部に接続され、また、相互に対向する一对の第2端子電極が相互に同極性を有する形に積層コンデンサの外部に接続される。その結果、一对の第1内部導体同士が相互に同極となると共に、一对の第2内部導体同士が相互に同極となり、本発明の第1の観点に係る積層コンデンサの作用効果を、より確実に達成できるようになる。

【0020】

好ましくは、前記第1内部導体および第2内部導体の少なくとも何れかが、相

互に並んで延びる形で分割されて前記誘電体素体の相互に対向する二側面に交互に突き出される複数の分割導体で構成してある。

#### 【0021】

つまり、一对の第1内部導体をそれぞれ分割した複数対の分割導体同士間で電流が逆向きに流れる。または、一对の第2内部導体をそれぞれ分割した複数対の分割導体同士で電流が逆向きに流れる。その結果、積層方向に配置される内部導体同士で、それぞれ磁界を相殺する作用が生じるだけでなく、それぞれ同一面上で相互に並んで延びて隣り合う分割導体同士でも、電流が逆向きに流れることで、磁界を相殺する作用が生じる。

#### 【0022】

この結果として、これら各分割導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 【0023】

好ましくは、同一平面内に位置して相互に隣接する前記分割導体は、相互に対向する二側面にそれぞれ配置された前記端子電極にそれぞれ接続してある。このようにすることで、隣り合う分割導体にそれぞれ流れる電流の向きが逆になる。

#### 【0024】

好ましくは、前記第1内部導体および第2内部導体には、前記第1端子電極および第2端子電極に対してそれぞれ接続される引出部が形成してある。引出部は、第1内部導体および／または第2内部導体と同じ幅、狭い幅、広い幅の何れでも良い。

#### 【0025】

好ましくは、前記分割導体には、前記端子電極と接続される引出部が形成してあり、同一平面内に3つ以上の分割導体が配置され、これらの分割導体の内の1つ飛んで隣の分割導体同士が、前記引出部を介して接続してある。このように構成することで、同一平面内で相互に隣接する分割導体における電流の流れが相互に逆になる。

#### 【0026】

好ましくは、相互に対向する位置で同一平面内に配置される前記引出部の幅が略同一である。引出部の幅を略同一にすることで、端子電極との接続を確実にすることができる。

#### 【0027】

好ましくは、前記分割導体の平面形状は、特に限定されず、長方形、三角形、または台形、あるいはその他の形状であっても良いが、限られたサイズで静電容量を大きくするには、長方形、三角形または台形が好ましい。

#### 【0028】

本発明の第2の観点に係る積層コンデンサは、  
複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される積層コンデンサであって、  
前記内部導体が、  
前記誘電体シートの相互に対向する二側面にそれぞれ引き出される少なくとも一対の第1内部導体と、  
一対の前記第1内部導体が引き出された二側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ引き出される少なくとも一対の第2内部導体と、で構成され、  
一対の前記第1内部導体の間に、前記誘電体シートを介して前記第2内部導体が配置され、  
一対の前記第2内部導体の間に、前記誘電体シートを介して前記第1内部導体が配置され、  
前記第1内部導体が、同一平面内において相互に並んで延びる形に分割され、誘電体素体の相互に対向する二側面に交互に引き出される複数の分割導体で構成してあり、  
前記第2内部導体を挟んで積層方向に相互に隣り合う前記第1内部導体の分割導体が、平面矢視側から見てそれぞれ重複した位置に配置され、平面矢視側から見て重複する分割導体同士は、それぞれ逆方向となるように交互に引き出されることを特徴とする。

#### 【0029】

本発明の第2の観点に係る積層コンデンサによれば、本発明の第1の観点に係る積層コンデンサの作用効果に加えて、次に示す作用効果を奏する。すなわち、第2内部導体を挟んで積層方向に隣り合う第1内部導体の分割導体は、相互に同極となり、しかも、電流の流れが相互に逆になる。しかも、同一平面内で相互に隣り合う分割導体同士においても、電流が相互に逆向きに流れるようになる。

#### 【0030】

従って、積層方向に配置される第1内部導体の分割導体の間で電流が逆向きに流れ、また、一对の第2内部導体間でも電流が逆向きに流れ、磁界を相殺する作用がそれぞれ生じる。さらに、同一平面内において相互に並んで延びて隣り合う分割導体同士でも電流が相互に逆向きに流れて、磁界を相殺する作用が生じるようになる。

#### 【0031】

そして、これら各導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ自体が持つ寄生インダクタンスを少なくでき、等価直列インダクタンスを低減する効果が生じるようになる。

#### 【0032】

本発明の第2の観点において、前記第2内部導体は、第1内部導体と同様に、分割されている形状でも良いが、分割されていない形状でも良い。

#### 【0033】

本発明の第2の観点に係る積層コンデンサは、前記誘電体素体の相互に対向する二側面にそれぞれ配置され且つ、複数の分割導体にそれぞれ接続される複数対の第1端子電極と、複数対の第1端子電極が配置される二側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ配置され且つ、一对の前記第2内部導体にそれぞれ接続される一对の第2端子電極と、を備える。

#### 【0034】

これらの端子電極を誘電体素体の側面に形成することで、第1内部導体を構成する分割導体が確実に相互に同極となると共に、一对の第2内部導体同士が確実に相互に同極となる。



## 【0035】

本発明の第1および第2の観点において、前記誘電体素体の具体的形状は、特に限定されないが、直方体形状に形成されていることが好ましい。つまり、誘電体シートがそれぞれ長方形等の四辺形に形成され、これら誘電体シートが積層されることで、直方体形状に誘電体素体が形成される。

## 【0036】

本発明の第1および第2の観点において、好ましくは、第1内部導体および第2内部導体が、それぞれ前記誘電体素体内に複数対づつ積層方向に配置してある。その場合には、積層コンデンサの静電容量が高まるだけでなく磁界を相殺する作用がさらに大きくなり、インダクタンスがより大幅に減少してESLが一層低減されるようになる。

図面の簡単な説明

## 【0037】

以下、本発明を、図面に示す実施形態に基づき、詳細に説明する。ここにおいて、

図1は本発明の1実施形態に係る積層コンデンサの分解斜視図、

図2は図1に示す積層コンデンサの斜視図、

図3は図2のIII-III線に沿う断面図、

図4は図1に示す積層コンデンサの等価回路図、

図5は本発明のその他の実施形態に係る積層コンデンサの分解斜視図、

図6は図5に示す積層コンデンサの断面図、

図7は本発明の他の実施形態に係る積層コンデンサの分解斜視図、

図8は本発明の他の実施形態に係る積層コンデンサの分解斜視図、

図9は本発明の他の実施形態に係る積層コンデンサの分解斜視図、

図10は本発明の他の実施形態に係る積層コンデンサの分解斜視図、

図11Aはネットワークアナライザへの本発明の比較例のコンデンサの接続を示す回路図、

図11Bはネットワークアナライザへの本発明の実施例のコンデンサの接続を示す回路図、

図 1 2 は本発明の実施例および比較例のコンデンサの減衰特性を表すグラフ、  
図 1 3 は本発明のさらに他の実施形態に係る積層コンデンサの分解斜視図、  
図 1 4 は図 1 3 に示す積層コンデンサの斜視図、  
図 1 5 は図 1 4 に示すXV-XV線に沿う断面図、  
図 1 6 は図 1 3 ～図 1 5 に示す積層コンデンサの使用例を示す回路図、  
図 1 7 は本発明の実施例および比較例のコンデンサの減衰特性を表すグラフ、  
図 1 8 は従来例の積層コンデンサを用いた回路図、  
図 1 9 は図 1 8 に示す回路における電流変動と電圧変動との関係を表すグラフ、  
図 2 0 は従来例に係る積層コンデンサの等価回路図、  
図 2 1 は従来例に係る積層コンデンサを示す斜視図、  
図 2 2 は従来例に係る積層コンデンサの内部導体の部分を表す分解斜視図である。  
発明を実施するための最良の態様

#### 第 1 実施形態

##### 【 0 0 3 8 】

本実施形態に係る積層セラミックコンデンサ（以下単に、積層コンデンサと言う）10を、図1から図4に示す。これらの図に示すように、この積層コンデンサ10は、誘電体シートであるセラミックグリーンシートを複数枚積層した積層体を焼成することで得られた直方体状の焼結体である誘電体素体12を主要部として有する。この誘電体素体12内には、それぞれ略正方形（長方形でも良い）に形成された第1内部導体21、第2内部導体23、第1内部導体22および第2内部導体24が、上から順に配置され、それぞれの内部導体間には、セラミック層12Aがそれぞれ配置されている。

##### 【 0 0 3 9 】

本実施形態では、焼成後の誘電体シートであるセラミック層12Aがそれぞれの間に挟まれつつ、誘電体素体12内に4種類の内部導体21、23、22、24が順に配置されている。内部導体24のさらに下側には、図3に示すように、上記と同様に、これら4種類の内部導体21、23、22、24が繰返されて積層してある。図3に示す例では、4種類の内部導体21、23、22、24の組が、合計で二組となるように配置してある。

**【0040】**

これら内部導体21～24の材質としては、卑金属材料であるニッケル、ニッケル合金、銅、或いは、銅合金が考えられるだけでなく、これらの金属を主成分とする材料が考えられる。

**【0041】**

図1～図3に示すように、第1内部導体21の左側部分には、誘電体素体12の左側の側面12B（図2に示す）に引き出される引出部21Aが形成されている。この内部導体21は、この引き出された側面12Bから対向する側面12D（図2に示す）に向かって延び、側面12B以外の側面12C、12D、12Eでは、引き出されない。引出部21Aを除く第1内部導体21の平面形状は、セラミック層12Aの平面形状より僅かに小さな正方形あるいは長方形の形状である。引出部21Aの幅は、この実施形態では、第1内部導体21の幅よりも狭い。

**【0042】**

この第1内部導体21の下側にセラミック層12Aを介して配置されている第2内部導体23の手前側部分には、誘電体素体12の手前側の側面12C（図2に示す）に引き出される引出部23Aが形成されている。この内部導体23は、この引き出された側面12Cから対向する側面12E（図2に示す）に向かって延び、側面12C以外の側面12B、12D、12Eでは、引き出されない。引出部23Aを除く第2内部導体23の平面形状は、セラミック層12Aの平面形状より僅かに小さな正方形あるいは長方形の形状である。引出部23Aの幅は、この実施形態では、第2内部導体23の幅よりも狭い。

**【0043】**

この第2内部導体23の下側にセラミック層12Aを介して配置されている第1内部導体22の右側部分には、誘電体素体12の右側の側面12D（図2に示す）に引き出される引出部22Aが形成されている。この内部導体22は、この引き出された側面12Dから対向する側面12B（図2に示す）に向かって延び、側面12D以外の側面12B、12C、12Eでは、引き出されない。引出部22Aを除く第1内部導体22の平面形状は、セラミック層12Aの平面形状より僅かに小さな正方形あるいは長方形の形状である。引出部22Aの幅は、この実

施形態では、第1内部導体22の幅よりも狭い。

【0044】

この第1内部導体22の下側にセラミック層12Aを介して配置されている第2内部導体24の奥側部分には、誘電体素体12の奥側の側面12E（図2に示す）に引き出される引出部24Aが形成されている。この内部導体24は、この引き出された側面12Eから対向する側面12C（図2に示す）に向かって延び、側面12E以外の側面12B、12C、12Dでは、引き出されない。引出部24Aを除く第2内部導体24の平面形状は、セラミック層12Aの平面形状より僅かに小さな正方形あるいは長方形の形状である。引出部24Aの幅は、この実施形態では、第1内部導体22の幅よりも狭い。

【0045】

つまり、図1および図3に示すように、一対の第1内部導体21および22の間に、1つの第2内部導体23が配置され、また、一対の第2内部導体23および24の間に、1つの第1内部導体22が配置される構造になっている。そして、この内部導体24の下側にも、上記と同様に、図3に示す4種類の内部導体21、23、22、24が順次配置されている。

【0046】

本実施形態では、第1内部導体21および22が、誘電体素体12の相互に対向する二側面12Bおよび12Dにそれぞれ引き出されている。また、第2内部導体23および24が、第1内部導体21および22の引き出された二側面12Bおよび12Dとは異なる誘電体素体12の相互に対向する二側面12Cおよび12Eにそれぞれ引き出されている。つまり、これら4種類の内部導体21、23、22、24の引出部21A、23A、22A、24Aが、誘電体シートの図1および図2の矢印Zで示す積層方向に投影して相互に重ならない位置関係になるように、それぞれ誘電体素体12の4つの側面に各々配置されている。

【0047】

内部導体21の引出部21Aに接続されるように、図2および図3に示す第1端子電極31が、誘電体素体12の側面12Bで、誘電体素体12の外側に装着してある。また、内部導体22の引出部22Aに接続されるように、第1端子電

極 3 2 が、誘電体素体 1 2 の側面 1 2 D で、誘電体素体 1 2 の外側に装着してある。

#### 【0048】

さらに、内部導体 2 3 の引出部 2 3 A に接続されるように、第 2 端子電極 3 3 が誘電体素体 1 2 の側面 1 2 C で、誘電体素体 1 2 の外側に装着してある。また、内部導体 2 4 の引出部 2 4 A に接続されるように、第 2 端子電極 3 4 が、誘電体素体 1 2 の側面 1 2 E で、誘電体素体 1 2 の外側に装着してある。

#### 【0049】

つまり、本実施形態では、一对の第 1 端子電極 3 1 および 3 2 が、誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D にそれぞれ配置されている。また、一对の第 2 端子電極 3 3 および 3 4 が、端子電極 3 1 および 3 2 の配置される二側面 1 2 B、1 2 D と異なる相互に対向する二側面 1 2 C、1 2 E にそれぞれ配置されている。

#### 【0050】

本実施形態では、内部導体 2 1 ~ 2 4 が、コンデンサの相互に対向する電極を構成し、積層コンデンサ 1 0 の側面 1 2 B ~ 1 2 E に、これらの内部導体 2 1 ~ 2 4 に接続される端子電極 3 1 ~ 3 4 が配置され、図 4 に示す等価回路を構成している。この為、本実施形態に係る積層コンデンサ 1 0 は、直方体である六面体形状とされる誘電体素体 1 2 の四つの側面 1 2 B ~ 1 2 E 全てに、端子電極 3 1 ~ 3 4 がそれぞれ配置される構造になっている。

#### 【0051】

次に、本実施形態に係る積層コンデンサ 1 0 の作用を説明する。  
本実施形態に係る積層コンデンサ 1 0 によれば、それぞれセラミック層 1 2 A となる複数の誘電体シートが積層されて直方体形状に形成される誘電体素体 1 2 内に、これらセラミック層 1 2 A 間に挟まれる形で複数の内部導体がそれぞれ配置される構成を有している。

#### 【0052】

また、誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D に一对の内部導体 2 1、2 2 がそれぞれ引き出され、これら一对の内部導体 2 1、2 2 が引き出

された二側面 1 2 B、1 2 D と異なる相互に対向する二側面 1 2 C、1 2 E に、  
一対の内部導体 2 3、2 4 がそれぞれ引き出されている。

【0053】

つまり、これら一対の内部導体 2 1、2 2 および一対の内部導体 2 3、2 4 に  
より上記複数の内部導体が構成されている。本実施形態では、第 1 内部導体 2 1、  
2 2 間に第 2 内部導体 2 3 が配置され、また第 2 内部導体 2 3、2 4 間に第 1 内  
部導体 2 2 が配置されている。

【0054】

さらに、本実施形態では、誘電体素体 1 2 の相互に対向する二側面 1 2 B、1  
2 D にそれぞれ配置される一対の第 1 端子電極 3 1、3 2 が、上記の一対の第 1  
内部導体 2 1、2 2 にそれぞれ接続されている。また、これらの第 1 端子電極 3  
1、3 2 が配置される側面 1 2 B、1 2 D と異なる相互に対向する二側面 1 2 C、  
1 2 E にそれぞれ配置される一対の第 2 端子電極 3 3、3 4 が、上記の一対の第  
2 内部導体 2 3、2 4 にそれぞれ接続されている。

【0055】

つまり、一対の内部導体 2 1、2 2 が、それぞれ誘電体素体 1 2 の対向する二  
側面 1 2 B、1 2 D にそれぞれ引き出されて、相互に対向する一対の端子電極 3  
1、3 2 とそれぞれ接続される。しかも、上記のように、一つの第 2 内部導体 2  
3 が、これら第 1 内部導体 2 1、2 2 の間に挟まれる。そして、コンデンサとし  
ての機能を発揮するように、これら一対の端子電極 3 1、3 2 が、相互に同極性  
を有する形に積層コンデンサ 1 0 の外部の配線等に接続される。その結果、これ  
ら一対の内部導体 2 1、2 2 内において、図 1 の矢印で示すように、電流が相互  
に逆向きに流れつつ、一対の第 1 内部導体 2 1、2 2 同士が相互に同極となる。

【0056】

他方、一対の第 2 内部導体 2 3、2 4 においても、相互に対向する一対の第 2  
端子電極 3 3、3 4 が、相互に同極性を有するように、積層コンデンサ 1 0 の外  
部の配線等に接続される。そのため、これら一対の第 2 内部導体 2 3、2 4 内  
において、同様の理由から図 1 の矢印で示すように、電流が相互に逆向きに流れつ  
つ、一対の内部導体 2 3、2 4 同士が相互に同極となる。

## 【0057】

従って、一对の内部導体21、22間で電流が逆向きに流れることで、磁界を相殺する作用が生じるだけでなく、一对の内部導体23、24間で電流が逆向きに流れることでも、磁界を相殺する作用が生じることになる。そして、これら各内部導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ10自体が持つ寄生インダクタンスを少なくでき、等価直列インダクタンスを低減する効果が生じるようになる。

## 【0058】

以上より、本実施形態に係る積層コンデンサ10によれば、デカップリングコンデンサとして好適に用いられ、積層コンデンサ10の大幅な低ESL化が図られる。しかも、本実施形態に係る積層コンデンサ10によれば、高周波数帯域での減衰量が大きくなるのに伴い、電源の電圧変動を抑制できるようになり、CPUの電源回路などに好適に用いることができる。

## 【0059】

また、第1内部導体21、22および、第2内部導体23、24が、それぞれ誘電体素体12内に複数対づつ配置されることで、本実施形態に係る積層コンデンサ10の静電容量が高まるだけでなく、磁界を相殺する作用がさらに大きくなり、インダクタンスがより大幅に減少してESLが一層低減される。

## 【0060】

本実施形態に係る積層コンデンサ10の製造に際しては、それぞれ長方形等の四辺形に形成された誘電体シートを積層することで、誘電体素体12を直方体形状に形成することができる。この結果として、本実施形態では、直方体形状に形成された誘電体素体12の全ての側面12B～12Eに、内部導体21～24の引き出し部分が設けられる形になるので、ESLが低減される効果が最大限に発揮されるようになる。

第2実施形態

## 【0061】

次に、本発明に係る積層コンデンサの第2の実施形態を、図5および図6に基づき説明する。尚、第1の実施形態で説明した部材と同一の部材には同一の符号

を付して、重複した説明を省略する。

#### 【0062】

上記の第1実施形態では、各内部導体が、同一平面内に単一で形成されている。これに対して、本実施形態の内部導体は、図5および図6に示すように、同一平面内に位置する内部導体は、相互に並んで延びる形で分割されている。図5に示す一番上に積層される第1内部導体21は、誘電体素体12の相互に対向する二側面12B、12D（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体41、42で構成してある。

#### 【0063】

この第1内部導体21と対を成す第1内部導体22は、相互に並んで延びる形で分割され、誘電体素体12の相互に対向する二側面12B、12Dに交互に引き出される複数（本形態では2つ）の分割導体43、44で構成してある。分割導体43、44は、分割導体41、42に対して、平面矢視側から見て重複するが、重複する分割導体自体は、相互に逆方向に二側面12B、12Dに向けて引き出される。

#### 【0064】

つまり、積層方向（平面矢視側から見た方向）で相互に対向して位置する分割導体41と分割導体43とが、相互に対向する二側面12B、12Dにそれぞれ引き出される。同様に、積層方向で相互に対向して位置する分割導体42と分割導体44とが、相互に対向する二側面12D、12Bにそれぞれ引き出される。本実施形態では、分割導体41および分割導体44が、図2に示す端子電極31にそれぞれ接続されており、分割導体42および分割導体43が図2に示す端子電極32にそれぞれ接続されている。

#### 【0065】

本実施形態では、第2内部導体23も、相互に並んで延びる形で分割され、誘電体素体12の相互に対向する二側面12C、12E（図2に示す）に交互に引き出される複数（本実施では2つ）の分割導体45、46で構成してある。また、第2内部導体24も、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12Eに交互に引き出される複数（本実施では2つ）



の分割導体 4 7、4 8 で構成してある。分割導体 4 5、4 6 は、分割導体 4 7、4 8 に対して、平面矢視側から見て重複するが、重複する分割導体自体は、相互に逆方向に二側面 1 2 C、1 2 E に向けて引き出される。

#### 【0066】

つまり、積層方向で相互に対向して位置する分割導体 4 5 と分割導体 4 7 とが、相互に対向する二側面 1 2 C、1 2 E にそれぞれ引き出される。また、積層方向で相互に対向して位置する分割導体 4 6 と分割導体 4 8 とが、相互に対向する二側面 1 2 E、1 2 C にそれぞれ引き出される。本実施形態では、分割導体 4 5 および分割導体 4 8 が、図 2 に示す端子電極 3 3 にそれぞれ接続されており、分割導体 4 6 および分割導体 4 7 が、図 2 に示す端子電極 3 4 にそれぞれ接続されている。

#### 【0067】

以上より、分割導体 4 1、4 2 と分割導体 4 3、4 4 との間で、図 5 の矢印で示すように電流が逆向きに流れ、また、分割導体 4 5、4 6 と分割導体 4 7、4 8 との間で、図 5 の矢印で示すように、電流が逆向きに流れる。そのため、それぞれ磁界を相殺する作用が生じるだけでなく、それぞれ同一面上で相互に並んで延びて隣り合う分割導体 4 1、4 2 同士、分割導体 4 3、4 4 同士、分割導体 4 5、4 6 同士および、分割導体 4 7、4 8 同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

#### 【0068】

この結果として、これら各内部導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ 1 0 自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

### 第 3 実施形態

#### 【0069】

次に、本発明に係る積層コンデンサの第 3 の実施形態を図 7 に基づき説明する。尚、第 1 の実施形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

#### 【0070】

本実施形態では、図 7 に示すように、第 1 内部導体 2 1 が、相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D（図 2 に示す）に交互に引き出される複数（本実施では 3 つ）の分割導体 5 1、5 2、5 3 で構成してある。

#### 【0071】

また、第 1 内部導体 2 2 が、同様に相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D に引き出される複数（本形態では 3 つ）の分割導体 5 4、5 5、5 6 で構成してある。これらの分割導体 5 4、5 5、5 6 は、分割導体 5 1、5 2、5 3 に対して、平面矢視側から見て重複するが、重複する分割導体自体は、相互に逆方向に二側面 1 2 B、1 2 D に向けて引き出される。

#### 【0072】

つまり、積層方向で相互に対向して位置する分割導体 5 1 と分割導体 5 4 とが、相互に対向する二側面 1 2 B、1 2 D にそれぞれ引き出される。同じく積層方向で相互に対向して位置する分割導体 5 2 と分割導体 5 5 とが、相互に対向する二側面 1 2 D、1 2 B にそれぞれ引き出される。同じく積層方向で相互に対向して位置する分割導体 5 3 と分割導体 5 6 とが、相互に対向する二側面 1 2 B、1 2 D にそれぞれ引き出される。

#### 【0073】

本実施形態では、分割導体 5 1、5 3、5 5 が、図 2 に示す端子電極 3 1 にそれぞれ接続されており、分割導体 5 2、5 4、5 6 が、同じく図 2 に示す端子電極 3 2 にそれぞれ接続されている。

#### 【0074】

第 2 内部導体 2 3 は、相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 C、1 2 E（図 2 に示す）に交互に引き出される複数（本形態では 3 つ）の分割導体 5 7、5 8、5 9 で構成してある。また、第 2 内部導体 2 4 は、同様に相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 C、1 2 E に引き出される複数（本形態では 3 つ）の分割導体 6 0、6 1、6 2 で構成してある。これらの分割導体 6 0、6 1、6 2 は、

分割導体 57、58、59 に対して、平面矢視側から見て重複するが、重複する分割導体自体は、相互に逆方向に二側面 12C、12E に向けて引き出される。

【0075】

つまり、積層方向で相互に対向して位置する分割導体 57 と分割導体 60 とが、相互に対向する二側面 12C、12E にそれぞれ引き出される。同じく積層方向で相互に対向して位置する分割導体 58 と分割導体 61 とが、相互に対向する二側面 12E、12C にそれぞれ引き出される。同じく積層方向で相互に対向して位置する分割導体 59 と分割導体 62 とが、相互に対向する二側面 12C、12E にそれぞれ引き出される。

【0076】

本実施形態では、分割導体 58、60、62 が、図 2 に示す端子電極 33 にそれぞれ接続されており、分割導体 57、59、61 が、同じく図 2 に示す端子電極 34 にそれぞれ接続されている。

【0077】

このため、分割導体 51、52、53 と分割導体 54、55、56 との間で、図 7 の矢印に示すように、逆向きに流れる。また、分割導体 57、58、59 と分割導体 60、61、62 との間で、図 7 の矢印で示すように、電流が逆向きに流れる。その結果、それぞれ磁界を相殺する作用が生じるようになる。さらに、それぞれ同一面上で相互に並んで延びる分割導体 51、52、53 同士、分割導体 54、55、56 同士、分割導体 57、58、59 同士および、分割導体 60、61、62 同士でも、隣り合う分割導体同士で電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

【0078】

この結果として、第 2 実施形態と同様に、積層コンデンサ 10 自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

第 4 実施形態

【0079】

次に、本発明に係る積層コンデンサの第 4 の実施形態を図 8 に基づき説明する。

尚、第 1 の実施形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

#### 【0080】

本実施形態では、図 8 に示すように、第 1 内部導体 2 1 が、相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D（図 2 に示す）に交互に引き出される複数の分割導体 7 1、7 2 で構成してある。但し、本実施形態では、分割導体 7 1 は、引出部 7 1 A で接続され、全体として略 U 字形に形成してある。また、分割導体 7 2 には、引出部 7 1 A と同じ幅の引出部 7 2 A が一体に形成してあり、全体として略 T 字形に形成されている。そして、一对の分割導体 7 1 の間に、分割導体 7 2 の先端側部分が入り込むようになっている。

#### 【0081】

第 1 内部導体 2 1 と対を成す第 1 内部導体 2 2 は、同様に相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D に交互に引き出される複数の分割導体 7 3、7 4 で構成してある。分割導体 7 3、7 4 は、分割導体 7 1、7 2 に対して、平面矢視側から見て重複するが、重複する分割導体自体は、相互に逆方向に二側面 1 2 B、1 2 D に向けて引き出される。

#### 【0082】

分割導体 7 3 は、引出部 7 3 A で接続され、全体として略 U 字形に形成してある。また、分割導体 7 4 には、引出部 7 3 A と同じ幅の引出部 7 4 A が一体に形成してあり、全体として略 T 字形に形成されている。そして、一对の分割導体 7 3 の間に、分割導体 7 4 の先端側部分が入り込むようになっている。

#### 【0083】

また、第 1 内部導体 2 1 および 2 2 の間に配置される第 2 内部導体 2 3 は、相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 C、1 2 E（図 2 に示す）に交互に引き出される複数の分割導体 7 5、7 6 で構成してある。但し、本実施形態では、分割導体 7 5 は、引出部 7 5 A で接続され、全体として略 U 字形に形成してある。また、分割導体 7 6 には、引出部 7 5 A と同じ幅の引出部 7 6 A が一体に形成してあり、全体として略 T 字形に形成されてい

る。そして、一対の分割導体 7 5 の間に、分割導体 7 6 の先端側部分が入り込むようになっている。

#### 【0084】

第 2 内部導体 2 3 と対を成す第 2 内部導体 2 4 は、同様に相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 C、1 2 E に交互に引き出される複数の分割導体 7 7、7 8 で構成してある。分割導体 7 7、7 8 は、分割導体 7 5、7 6 に対して、平面矢視側から見て重複するが、重複する分割導体自体は、相互に逆方向に二側面 1 2 C、1 2 E に向けて引き出される。

#### 【0085】

分割導体 7 7 は、引出部 7 7 A で接続され、全体として略 U 字形に形成してある。また、分割導体 7 8 には、引出部 7 7 A と同じ幅の引出部 7 8 A が一体に形成してあり、全体として略 T 字形に形成されている。そして、一対の分割導体 7 7 の間に、分割導体 7 8 の先端側部分が入り込むようになっている。

#### 【0086】

これら分割導体 7 1、7 4 が端子電極 3 1 に接続され、分割導体 7 2、7 3 が端子電極 3 2 に接続され、分割導体 7 5、7 8 が端子電極 3 3 に接続され、分割導体 7 6、7 7 が端子電極 3 4 に接続され、各分割導体 7 1～7 8 が、第 2 の実施形態と同様に、図 2 に示す各端子電極 3 1～3 4 にそれぞれ接続される。

#### 【0087】

以上より、積層方向で相互に対向して位置した分割導体 7 1 と分割導体 7 3 との間で、図 8 の矢印で示すように、電流が逆向きに流れる。また、分割導体 7 2 と分割導体 7 4 との間で同様に電流が逆向きに流れ、また、積層方向で相互に対向して位置する分割導体 7 5 と分割導体 7 7 との間で、図 8 の矢印で示すように、電流が逆向きに流れる。さらに、分割導体 7 6 と分割導体 7 8 との間で、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じるようになる。

#### 【0088】

さらに、T 字形の分割導体 7 2 が U 字形の分割導体 7 1 の間に入り込む形で、同一面上で相互に並んで延びて隣り合う分割導体 7 1、7 2 同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。また、同様に、分

割導体 73、74 同士、分割導体 75、76 同士および、分割導体 77、78 同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

#### 【0089】

この結果として、本実施形態でも、第2実施形態と同様に、積層コンデンサ10自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大する。

#### 第5実施形態

#### 【0090】

次に、本発明に係る積層コンデンサの第5実施形態を図9に基づき説明する。なお、第1の実施形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

#### 【0091】

本実施形態では、図9に示すように、第1内部導体21が、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12D（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体81、82で構成してある。但し、本実施形態では、これらの分割導体81および分割導体82がそれぞれ略三角形に形成されている。

#### 【0092】

また、第1内部導体21と対を成す第1内部導体22が、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12Dに交互に引き出される複数（本形態では2つ）の分割導体83、84で構成してある。本実施形態では、これら分割導体83および分割導体84がそれぞれ略三角形に形成されている。これらの分割導体83および84は、分割導体81、82に対して、平面矢視側から見て、それぞれ点対称位置に重複して配置され、点対称の分割導体自体は、相互に逆方向に二側面12B、12Dに向けて引き出される。

#### 【0093】

第1内部導体21および22の間に配置される第2内部導体23は、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12E（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体85、

８６で構成してある。但し、本実施形態では、これらの分割導体８５および分割導体８６がそれぞれ略三角形に形成されている。

#### 【００９４】

また、第２内部導体２３と対を成す第２内部導体２４が、相互に並んで延びる形で分割されて誘電体素体１２の相互に対向する二側面１２Ｃ、１２Ｅに交互に引き出される複数（本形態では２つ）の分割導体８７、８８で構成してある。本実施形態では、これら分割導体８７および分割導体８８がそれぞれ略三角形に形成されている。これらの分割導体８７および８８は、分割導体８５、８６に対して、平面矢視側から見て、それぞれ点対称位置に重複して配置され、点対称の分割導体自体は、相互に逆方向に二側面１２Ｃ、１２Ｅに向けて引き出される。

#### 【００９５】

これら分割導体８１、８４が端子電極３１に接続され、分割導体８２、８３が端子電極３２に接続され、分割導体８５、８８が端子電極３３に接続され、分割導体８６、８７が端子電極３４に接続される。すなわち、各分割導体８１～８８が、第２の実施形態と同様に、図２に示す各端子電極３１～３４にそれぞれ接続される。

#### 【００９６】

以上より、積層方向で相互に対向して位置する分割導体８１と分割導体８３との間で、図９の矢印で示すように、電流が逆向きに流れる。同様に、分割導体８２と分割導体８４との間で同様に電流が逆向きに流れる。また、積層方向で相互に対向して位置する分割導体８５と分割導体８７との間で、図９の矢印で示すように、電流が逆向きに流れる。同様に、分割導体８６と分割導体８８との間で電流が逆向きに流れる。それらの結果、それぞれ磁界を相殺する作用が生じるようになる。

#### 【００９７】

さらに、それぞれ同一面上で相互に並んで延びて隣り合う分割導体８１、８２同士、分割導体８３、８４同士、分割導体８５、８６同士および、分割導体８７、８８同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

## 【0098】

この結果として、本実施形態でも、第2実施形態と同様に、積層コンデンサ10自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

第6実施形態

## 【0099】

次に、本発明に係る積層コンデンサの第6の実施形態を図10に基づき説明する。尚、第1の実施形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

## 【0100】

本実施形態では、図10に示すように、一对の第1内部導体21および22が、第1の実施形態と略同様に形成された内部導体91および内部導体92で構成してある。また、一对の第2内部導体23および24が、第3の実施形態と同様に、3つの分割導体57、58、59と、3つの分割導体60、61、62とで、それぞれ構成してある。

## 【0101】

本実施形態では、内部導体91が端子電極31に接続されており、内部導体92が端子電極32に接続されている。また、分割導体58、60、62が端子電極33にそれぞれ接続されており、分割導体57、59、61が端子電極34にそれぞれ接続されている。

## 【0102】

以上より、積層方向で相互に対向して位置した内部導体91と内部導体92との間で、図10の矢印で示すように、電流が逆向きに流れ、また、分割導体57、58、59と分割導体60、61、62との間で、同様に電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。さらに、それぞれ同一面上で相互に並んで延びる分割導体57、58、59同士および、分割導体60、61、62同士でも、隣り合う分割導体同士間で電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

## 【0103】



この結果として、本実施形態でも、第2実施形態と同様に積層コンデンサ20自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 実施例1

##### 【0104】

次に、ネットワークアナライザを用いて、以下の各試料のSパラメータのS21特性を測定し、各試料の減衰特性をそれぞれ求めた。まず、各試料となるサンプルの内容を説明する。つまり、コンデンサとして一般的な図21および図22に示す2端子型積層コンデンサを比較例1とし、図5および図6に示す第2実施形態に係る4端子型積層コンデンサを実施例1とした。そして、ネットワークアナライザのPort1およびPort2に、この比較例1のコンデンサを図11Aに示すように接続し、また、同じくこの実施例1のコンデンサを図11Bに示すように接続して、それぞれ測定した。

##### 【0105】

ここで、減衰特性の実測値と図20に示す等価回路の減衰量とが合致するように、等価回路の定数を算出した。図12に示す各試料の減衰特性のデータから、20MHz以上の高周波数の帯域における実施例1の減衰量が、比較例1に比べて約15dBほど増えていることが分かる。このデータによって、高周波特性の改善が実施例に見られることが確認できた。

##### 【0106】

他方、算出した表1に表すESLに関しても、比較例1に比べて実施例1は大幅に低減されており、本発明の効果がこの表1によっても実証されることが確認できた。

##### 【0107】

##### 【表1】

	C( $\mu$ F)	ESR(m $\Omega$ )	ESL(pH)
比較例1	1.038	6.3	825.2
実施例1	0.954	3.3	102.3

この表1で、Cは静電容量であり、ESLは等価直列抵抗である。また、ここで用いた各試料の寸法としては、図21および図2に示すように、一对の内部導体が引き出されている誘電体素体の側面間の距離を寸法Lとし、一对の内部導体が引き出された誘電体素体の側面に対して直交する側面間の距離を寸法Wとした時に、比較例1では、L=2.0mmでW=1.25mmであった。また、実施例1では、L=1.6mmでW=1.6mmであった。

#### 【0108】

尚、上記実施形態に係る積層コンデンサ10では、4層ずつで二組の計8層を有する構造とされてきているものの、層数はこれらの数に限定されずさらに多数とし、例えば層数を例えば数十或いは数百としても良い。また、上記実施形態の内の第2の実施形態以降には、分割導体がそれぞれ2つずつ或いは3つずつ配置される構造が示されているが、これら分割導体を4つずつ以上配置するようにしても良い。

### 第7実施形態

#### 【0109】

本実施形態に係る積層セラミックコンデンサ（以下単に、積層コンデンサと言う）210を図13から図15に示す。これらの図に示すように、積層コンデンサ210は、誘電体シートであるセラミックグリーンシートを複数枚積層した積層体を焼成することで得られた直方体状の焼結体である誘電体素体212を主要部として有する。

#### 【0110】

この誘電体素体212内には、第1内部導体21、第2内部導体23、第1内

部導体 2 2 および第 2 内部導体 2 4 が配置してある。それぞれの層間には、セラミック層 2 1 2 A がそれぞれ配置されている。第 1 内部導体 2 1 は、分割導体 2 2 1、2 2 2、2 2 3 で構成してあり、それと対を成す別の第 1 内部導体 2 2 は、分割導体 2 2 4、2 2 5、2 2 6 で構成してある。第 2 内部導体 2 3 および 2 4 は、それぞれ単一の内部導体 2 2 7 および 2 2 8 で構成してある。

#### 【0111】

つまり、本実施形態では、焼成後の誘電体シートであるセラミック層 2 1 2 A がそれぞれの間に挟まれつつ、分割導体 2 2 1～2 2 3、内部導体 2 2 7、分割導体 2 2 4～2 2 6 および内部導体 2 2 8 が順に誘電体素体 1 2 内に配置されている。さらに内部導体 2 2 8 の下側には、図 1 5 に示すように、上記と同じ順序で、これら 4 層の電極が繰返されて、これらの組が計二組配置されている。尚、これらそれぞれ略長方形に形成された分割導体 2 1～2 6 および、それぞれ略正方形に形成された内部導体 2 7、2 8 の材質としては、卑金属材料であるニッケル、ニッケル合金、銅或いは、銅合金が用いられるだけでなく、これらの金属を主成分とする材料が用いられる。

#### 【0112】

さらに、図 1 3 から図 1 5 に示すように、分割導体 2 2 1、2 2 3 の奥側部分には、誘電体素体 2 1 2 の奥側の側面 2 1 2 B (図 1 4 に示す) に引き出される引出部 2 2 1 A、2 2 3 A がそれぞれ形成されている。分割導体 2 2 1、2 2 3 は、側面 2 1 2 B から対向する側面 2 1 2 D (図 2 に示す) に向かってそれぞれ延びている。

#### 【0113】

これら分割導体 2 2 1、2 2 3 の間に配置された分割導体 2 2 2 の手前側部分には、誘電体素体 2 1 2 の手前側の側面 2 1 2 D に引き出される引出部 2 2 2 A が形成されている。分割導体 2 2 2 は、この引き出された側面 2 1 2 D から対向する側面 2 1 2 B に向かって延びている。

#### 【0114】

つまり、これら複数 (本形態では 3 つ) の分割導体 2 2 1、2 2 2、2 2 3 は、同一平面内において相互に並んで延びる形に分割されて、誘電体素体 2 1 2 の相

互に対向する二側面 2 1 2 B、2 1 2 D に交互に引き出される。

【0 1 1 5】

これら分割導体 2 2 1 ~ 2 2 3 の下側には、内部導体 2 2 7 が配置されており、この内部導体 2 2 7 の左側部分に、誘電体素体 2 1 2 の左側の側面 2 1 2 C (図 1 4 に示す) に引き出される引出部 2 2 7 A が形成されている。内部導体 2 2 7 は、この引き出された側面 2 1 2 C から対向する側面 2 1 2 E (図 2 に示す) に向かって延びている。

【0 1 1 6】

この内部導体 2 2 7 の下側には、複数 (本形態では 3 つ) の分割導体 2 2 4、2 2 5、2 2 6 が配置されている。この内の分割導体 2 2 4、2 2 6 の手前側部分には、誘電体素体 2 1 2 の手前側の側面 2 1 2 D に引き出される引出部 2 2 4 A、2 2 6 A がそれぞれ形成されている。これら分割導体 2 2 4、2 2 6 は、側面 2 1 2 D から対向する側面 2 1 2 B に向かってそれぞれ延びている。

【0 1 1 7】

これら分割導体 2 2 4、2 2 6 の間に配置された分割導体 2 2 5 の奥側部分には、誘電体素体 2 1 2 の奥側の側面 2 1 2 B に引き出される引出部 2 2 5 A が形成されている。この分割導体 2 2 5 は、側面 2 1 2 B から対向する側面 2 1 2 D に向かって延びている。

【0 1 1 8】

つまり、これら複数 (本形態では 3 つ) の分割導体 2 2 4、2 2 5、2 2 6 は、同一平面内において相互に並んで延びる形に分割されて、誘電体素体 1 2 の相互に対向する二側面 2 1 2 D、2 1 2 B に交互に延びている。しかも、分割導体 2 2 4、2 2 5、2 2 6 は、平面矢視側から見て、分割導体 2 2 1、2 2 2、2 2 3 と重複し、重複する分割導体同士は、相互に、逆に引き出される構造とされている。

【0 1 1 9】

これら分割導体 2 2 4 ~ 2 2 6 の下側には、内部導体 2 2 8 が配置されており、この内部導体 2 2 8 の右側部分には、誘電体素体 2 1 2 の右側の側面 2 1 2 E に引き出される引出部 2 2 8 A が形成されている。内部導体 2 2 8 は、側面 2 1 2

Eから対向する側面12Cに向かって延びている。

#### 【0120】

以上より、相互に対向する二側面12B、12Dに引き出される分割導体221と分割導体224とが、間に内部導体227が存在するものの、積層方向（矢印Zで示す方向）で相互に対向して位置している。同様に、分割導体222と分割導体225とが、間に内部導体227が存在するものの、積層方向で相互に対向して位置している。また、同様に、分割導体223と分割導体226とが、間に内部導体227が存在するものの、積層方向で相互に対向して位置している。尚、分割導体224、225、226と、これらの下側に配置された図15に示す分割導体221、222、223との間でも、上記と同様の関係とされている。

#### 【0121】

そして、これら6つの分割導体221～226がそれぞれ引き出された相互に対向する二側面212B、212Dと異なる相互に対向する二側面212C、212Eに、一対の内部導体227、228がそれぞれ引き出されている。

#### 【0122】

図14に示すように、各分割導体221、222、223の引出部221A、222A、223Aにそれぞれ接続されるように、複数（本形態では3つ）の端子電極231、232、233が、誘電体素体212の側面212B、212Dで、誘電体素体212の外側に交互に配置されている。

#### 【0123】

また、各分割導体224、225、226の引出部224A、225A、226Aにそれぞれ接続されるように、同じく複数（本形態では3つ）の端子電極234、235、236が誘電体素体212の側面212D、212Bで、誘電体素体12の外側に交互に配置されている。

#### 【0124】

さらに、内部導体227の引出部227Aに接続されるように、端子電極237が誘電体素体212の側面212Cで、誘電体素体212の外側に配置されている。また、内部導体228の引出部228Aに接続されるように、端子電極38が2誘電体素体212の側面212Eで、誘電体素体12の外側に配置されて

いる。

#### 【0125】

つまり、図14に示すように、これら端子電極231、232、233および端子電極234、235、236が、誘電体素体212の相互に対向する二側面212B、212Dにそれぞれ配置されている。また、端子電極237および端子電極238が、端子電極231～236の配置される二側面212B、212Dと異なる相互に対向する二側面212C、212Eにそれぞれ配置されている。本実施形態のコンデンサは、アレイ型の積層コンデンサである。

#### 【0126】

本実施形態では、図13および図15において、分割導体221～223と分割導体224～226との間に、内部導体227が配置され、内部導体227と内部導体228との間に分割導体224～226が配置される。つまり、分割導体221～223と内部導体227との間、内部導体227と分割導体224～226との間、分割導体224～226と内部導体228との間が、コンデンサの相互に対向する電極をそれぞれ構成し、コンデンサとしての機能を生じるようになる。

#### 【0127】

そして、本実施形態では、分割導体221～226にそれぞれ接続されて二側面212B、212Dに配置される端子電極231～236が複数対の第1端子電極を構成する。内部電極227、228にそれぞれ接続されて二側面212C、212Eに配置される端子電極237、238が一对の第2端子電極を構成する。本実施形態に係る積層コンデンサ210は、直方体である六面体形状とされる誘電体素体212の四つの側面212B～212E全てに、端子電極231～236および端子電極237、238がそれぞれ配置される。

#### 【0128】

次に、本実施形態に係る積層コンデンサ210の作用を説明する。コンデンサとしての機能を発揮するように、3対の端子電極231～236が相互に同極性を有するように、積層コンデンサ210の外部の配線等に接続され。これら分割導体221～223および分割導体224～226内において、図1

3の矢印で示すように、電流が相互に逆向きに流れ、それぞれ3つの分割導体221～223および分割導体224～226が相互に同極となる。

【0129】

また、相互に対向する一对の端子電極237、238が相互に同極性を有する形に積層コンデンサ210の外部の配線等に接続される。これら一对の内部電極227、228内において、同様の理由から、図1の矢印で示すように、電流が相互に逆向きに流れ、一对の内部導体227、228同士が相互に同極となる。

【0130】

さらに、隣り合う分割導体221～223同士間でも、電流が相互に逆向きに流れるようになる。また、重複した位置の各分割導体221～223とそれぞれ逆方向になる形で、各分割導体224～226も、同様の理由により、隣り合う分割導体224～226同士間で電流が相互に逆向きに流れるようになる。

【0131】

従って、3つの分割導体221～223と3つの分割導体224～226との間で電流が逆向きに流れ、また、一对の内部導体227、228間で電流が逆向きに流れる。そのため、積層方向でも、磁界を相殺する作用がそれぞれ生じるだけでなく、同一平面内においても電流が相互に逆向きに流れて、磁界を相殺する作用が生じるようになる。

【0132】

そして、これら各導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ210自体が持つ寄生インダクタンスを少なくでき、等価直列インダクタンスを低減する効果が生じるようになる。

【0133】

以上より、本実施形態に係る積層コンデンサ210によれば、デカップリングコンデンサとして好適に用いられ、積層コンデンサ210の大幅な低ESL化が図られる。また、本実施形態に係る積層コンデンサ210は、高周波数帯域での減衰量が大きくなるのに伴い、電源の電圧変動を抑制できるようになり、CPUの電源回路などに好適に用いられる。

【0134】

また、図 15 に示すように、3つの分割導体 221～223、3つの分割導体 224～226 および一対の内部導体 227、228 が、それぞれ誘電体素体 12 内に複数組配置されることで、本実施形態に係る積層コンデンサ 210 の静電容量が高まる。しかも、本実施形態に係る積層コンデンサ 210 では、磁界を相殺する作用がさらに大きくなり、インダクタンスがより大幅に減少して ESL が一層低減することができる。

#### 【0135】

本実施形態にかかる積層コンデンサ 210 の製造に際して、それぞれ長方形等の四辺形に形成された誘電体シートを積層することで、誘電体素体 212 を直方体形状に形成することができる。この結果として、本実施形態の積層コンデンサ 210 は、生産性の観点から最適な四つの側面 12B～12E を有する直方体形状に形成された誘電体素体 12 の全ての側面 12B～12E に導体の引き出し部分が設けられる。そのため、ESL が低減される効果が最大限に発揮されるようになる。

#### 【0136】

次に、本実施形態に係る積層コンデンサ 210 の使用例を図 16 に基づき説明する。

この使用例では、三組の電源 241、242、243 と CPU 等の三組の IC 251、252、253 とがそれぞれ対となって相互に接続されている。つまり、電源 241 と IC 251 とが接続され、電源 242 と IC 252 とが接続され、電源 243 と IC 253 とが接続されている。

#### 【0137】

そして、この積層コンデンサ 210 の分割導体 221 に接続される端子電極 231 および分割導体 224 に接続される端子電極 234 が、電源 241 と IC 251 との間にそれぞれ接続されている。さらに、分割導体 222 に接続される端子電極 232 および分割導体 225 に接続される端子電極 235 が、電源 242 と IC 252 との間にそれぞれ接続されている。また、分割導体 223 に接続される端子電極 233 および分割導体 226 に接続される端子電極 236 が、電源 243 と IC 253 との間にそれぞれ接続されている。この一方、内部電極 22



7に接続される端子電極237および内部導体228に接続される端子電極238は、それぞれ接地されている。

#### 【0138】

以上より、この使用例によれば、たとえば端子電極231～236が相互に同極のプラスとされ、端子電極237～238が相互に同極のマイナスとされ、大幅な低ESL化が図られ、電源241、242、243の電圧変動を抑制できるようになる。

#### 実施例2

#### 【0139】

次に、ネットワークアナライザを用いて、以下の各試料のSパラメータのS21特性を測定し、各試料の減衰特性をそれぞれ求めた。まず、各試料となるサンプルの内容を説明する。つまり、コンデンサとして一般的な図21に示す2端子型積層コンデンサを比較例1とし、図14に示す実施形態に係る多端子型積層コンデンサを実施例2とした。

#### 【0140】

ここで、減衰特性の実測値と図20に示す等価回路の減衰量とが合致するように、等価回路の定数を算出した。そして、図17に示す各試料の減衰特性のデータから、20MHz以上の高周波数の帯域における実施例2の減衰量が、比較例1に比べて約15dBほど増えていることが分かる。このデータによって高周波特性の改善が、実施例2に見られることが確認できた。

#### 【0141】

他方、算出した表1に表すESLに関しても、比較例1に比べて実施例2は、大幅に低減されており、本発明の効果がこの表1によっても実証された。

#### 【0142】

#### 【表2】

	C( $\mu$ F)	ESR(m $\Omega$ )	ESR(pH)
比較例1	1.038	6.3	825.2
実施例2	1.062	2.8	143.4

この表2で、Cは静電容量であり、ESLは等価直列抵抗である。また、ここで用いた各試料の寸法としては、図21および図14に示すように、一对の内部導体が引き出されている誘電体素体の側面間の距離を寸法Lとし、一对の内部導体が引き出された誘電体素体の側面に対して直交する側面間の距離を寸法Wとした時に、比較例1がL=2.0mmでW=1.25mmであった。また、実施例2は、L=1.6mmでW=1.6mmであった。

#### 【0143】

尚、上記実施形態に係る積層コンデンサ210では、4層ずつで二組の計8層を有する構造とされているものの、層数はこれらの数に限定されずさらに多数とし、例えば層数を例えば数十或いは数百としても良い。また、上記実施形態では、分割導体がそれぞれ同一平面内に3つつつ配置される構造としたが、同一平面内に2つつつ或いは4つつつ以上配置するようにしても良い。

なお、本発明は、上述した実施形態に限定されず、本発明の範囲内で種々に改変することができる。

## 請 求 の 範 囲

1. 複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される積層コンデンサであって、

前記内部導体が、

前記誘電体シートの相互に対向する二側面にそれぞれ引き出される少なくとも一对の第1内部導体と、

一对の前記第1内部導体が引き出された二側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ引き出される少なくとも一对の第2内部導体と、で構成され、

一对の前記第1内部導体の間に、前記誘電体シートを介して前記第2内部導体が配置され、

一对の前記第2内部導体の間に、前記誘電体シートを介して前記第1内部導体が配置されていることを特徴とする積層コンデンサ。

2. 前記誘電体素体の相互に対向する二側面にそれぞれ配置され、且つ一对の前記第1内部導体にそれぞれ接続される少なくとも一对の第1端子電極と、

前記第1端子電極が配置される側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ配置され、且つ一对の前記第2内部導体にそれぞれ接続される一对の第2端子電極と、

を備えることを特徴とする請求項1記載の積層コンデンサ。

3. 前記第1内部導体および第2内部導体の少なくとも何れかが、相互に並んで延びる形で分割されて前記誘電体素体の相互に対向する二側面に交互に突き出される複数の分割導体で構成してあることを特徴とする請求項1に記載の積層コンデンサ。

4. 前記第1内部導体および第2内部導体の少なくとも何れかが、相互に並ん

で延びる形で分割されて前記誘電体素体の相互に対向する二側面に交互に突き出される複数の分割導体で構成してあることを特徴とする請求項 2 に記載の積層コンデンサ。

5. 同一平面内に位置して相互に隣接する前記分割導体は、相互に対向する二側面にそれぞれ配置された前記端子電極にそれぞれ接続してある請求項 4 に記載の積層コンデンサ。

6. 前記第 1 内部導体および第 2 内部導体には、前記第 1 端子電極および第 2 端子電極に対してそれぞれ接続される引出部が形成してある請求項 2, 4, 5 のいずれかに記載の積層コンデンサ。

7. 前記分割導体には、前記端子電極と接続される引出部が形成してあり、  
同一平面内に 3 つ以上の分割導体が配置され、これらの分割導体の内の 1 つ飛んで隣の分割導体同士が、前記引出部を介して接続してある請求項 5 に記載の積層コンデンサ。

8. 相互に対向する位置で同一平面内に配置される前記引出部の幅が略同一である請求項 7 に記載の積層コンデンサ。

9. 前記分割導体の平面形状が長方形、三角形または台形である請求項 3 または 4 に記載の積層コンデンサ。

10. 複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される積層コンデンサであって、

前記内部導体が、

前記誘電体シートの相互に対向する二側面にそれぞれ引き出される少なくとも一对の第 1 内部導体と、

一対の前記第 1 内部導体が引き出された二側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ引き出される少なくとも一対の第 2 内部導体と、で構成され、

一対の前記第 1 内部導体の間に、前記誘電体シートを介して前記第 2 内部導体が配置され、

一対の前記第 2 内部導体の間に、前記誘電体シートを介して前記第 1 内部導体が配置され、

前記第 1 内部導体が、同一平面内において相互に並んで延びる形に分割され、誘電体素体の相互に対向する二側面に交互に引き出される複数の分割導体で構成してあり、

前記第 2 内部導体を挟んで積層方向に相互に隣り合う前記第 1 内部導体の分割導体が、平面矢視側から見てそれぞれ重複した位置に配置され、平面矢視側から見て重複する分割導体同士は、それぞれ逆方向となるように交互に引き出されることを特徴とする積層コンデンサ。

1 1. 前記第 2 内部導体は、分割されていない形状である請求項 1 0 に記載の積層コンデンサ。

1 2. 前記誘電体素体の相互に対向する二側面にそれぞれ配置され且つ、複数の分割導体にそれぞれ接続される複数対の第 1 端子電極と、

複数対の第 1 端子電極が配置される二側面と異なる前記誘電体素体の相互に対向する二側面にそれぞれ配置され且つ、一対の前記第 2 内部導体にそれぞれ接続される一対の第 2 端子電極と、

を備えることを特徴とする請求項 1 0 または 1 1 に記載の積層コンデンサ。

1 3. 前記誘電体素体が直方体形状に形成されていることを特徴とする請求項 1 から 1 2 の何れかに記載の積層コンデンサ。

1 4. 第 1 内部導体および第 2 内部導体が、それぞれ前記誘電体素体内に複数

対づつ積層方向に配置してあることを特徴とする請求項 1 から 13 の何れかに記載の積層コンデンサ。

FIG. 1

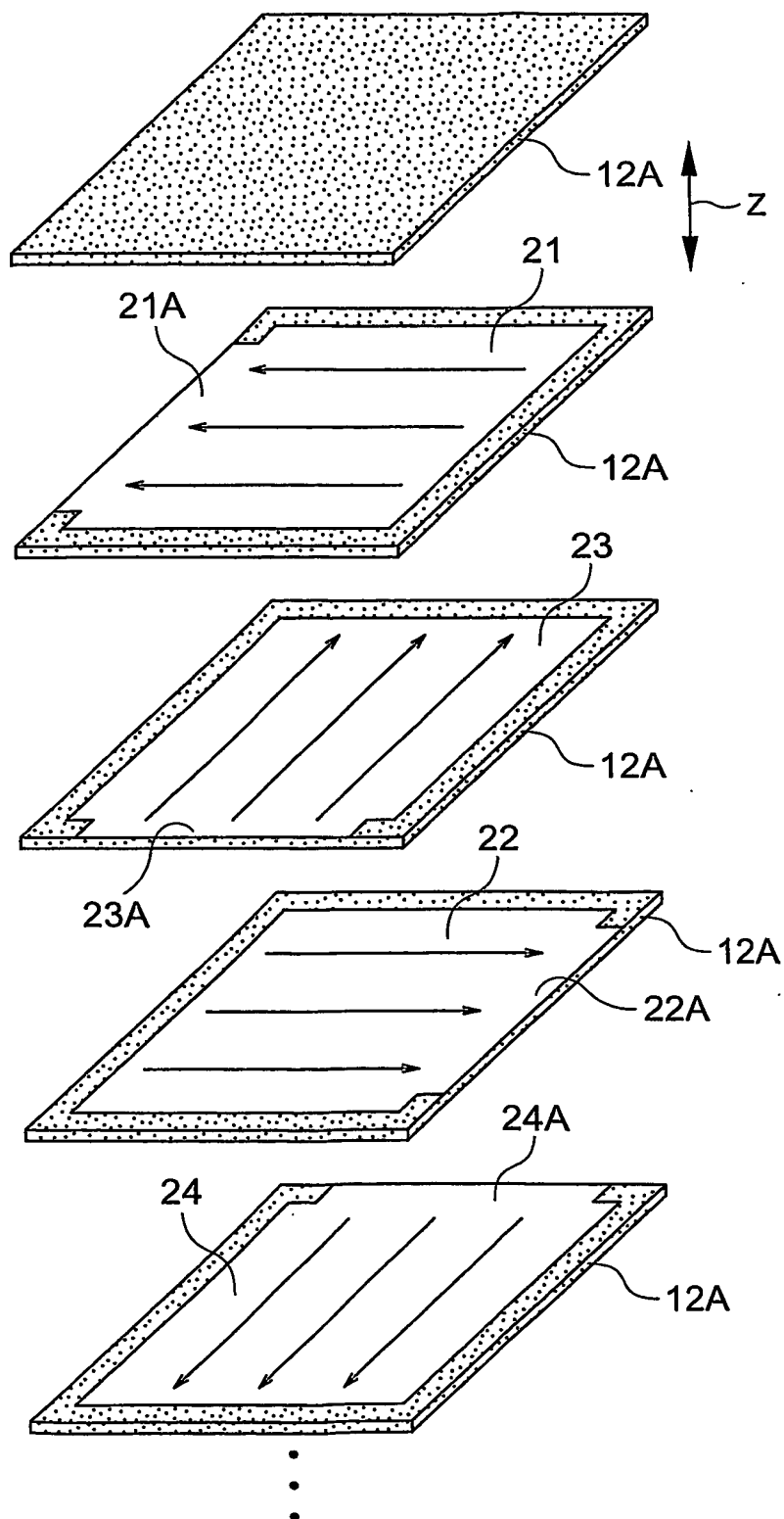


FIG. 2

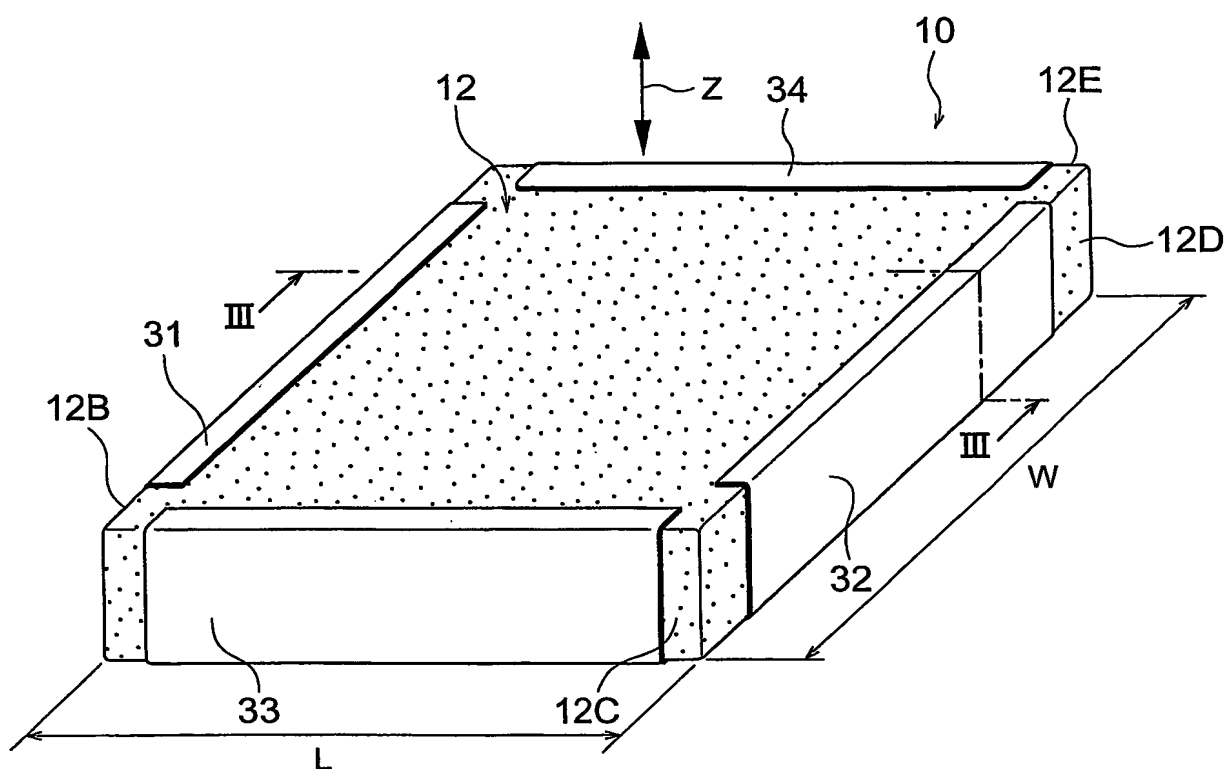




FIG. 3

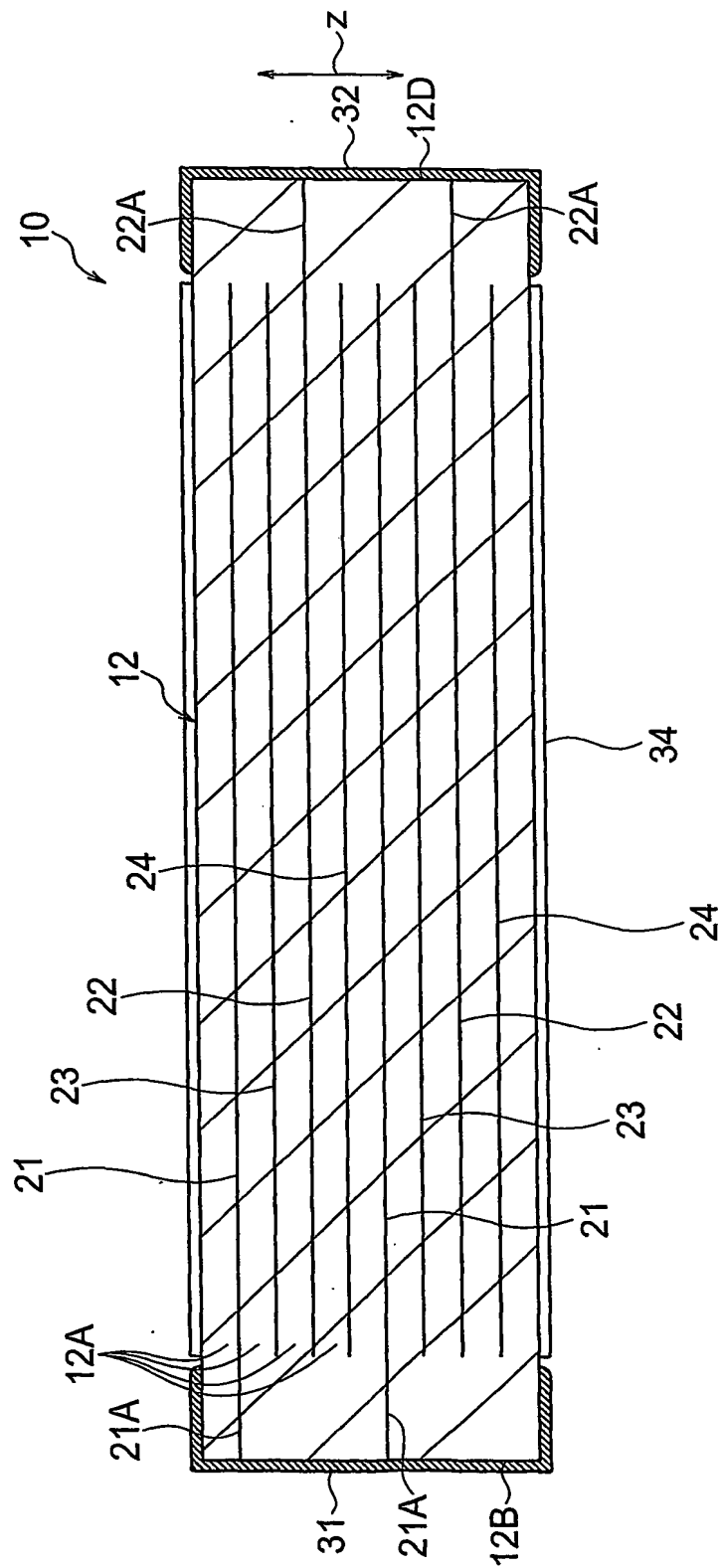


FIG. 4

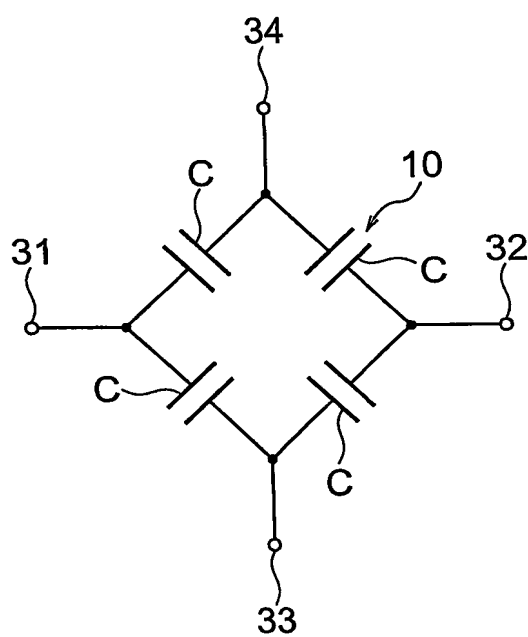


FIG. 5

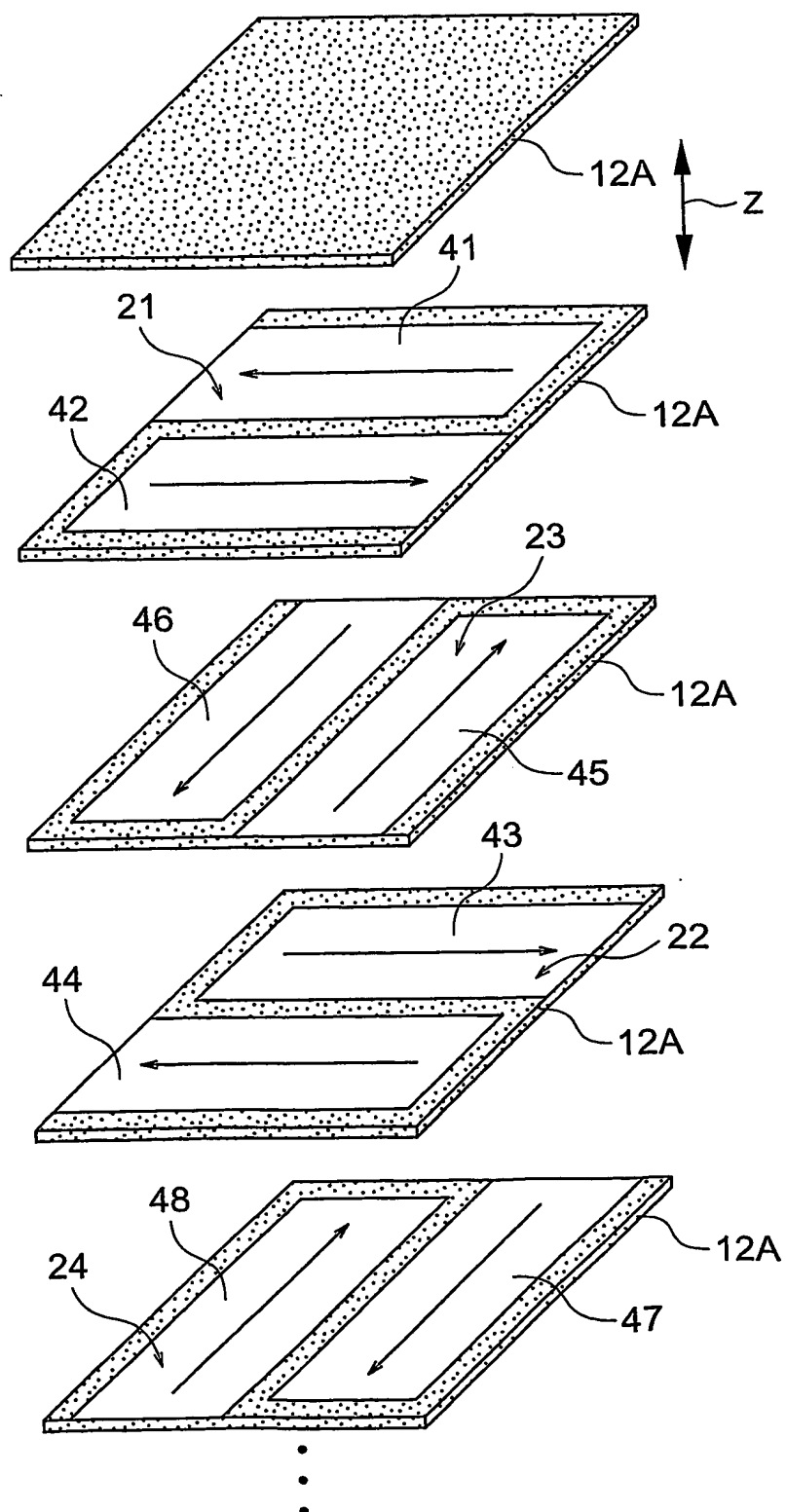


FIG. 6

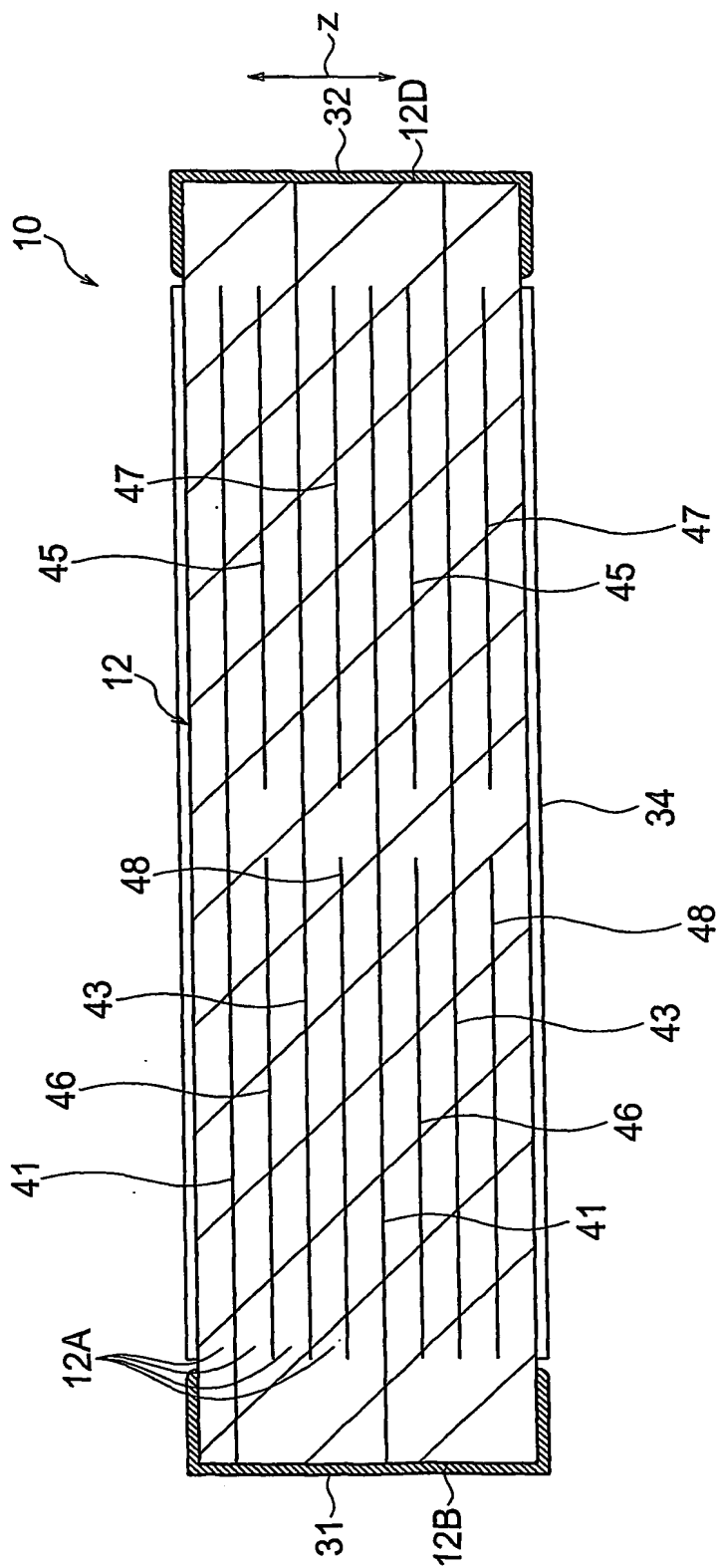


FIG. 7

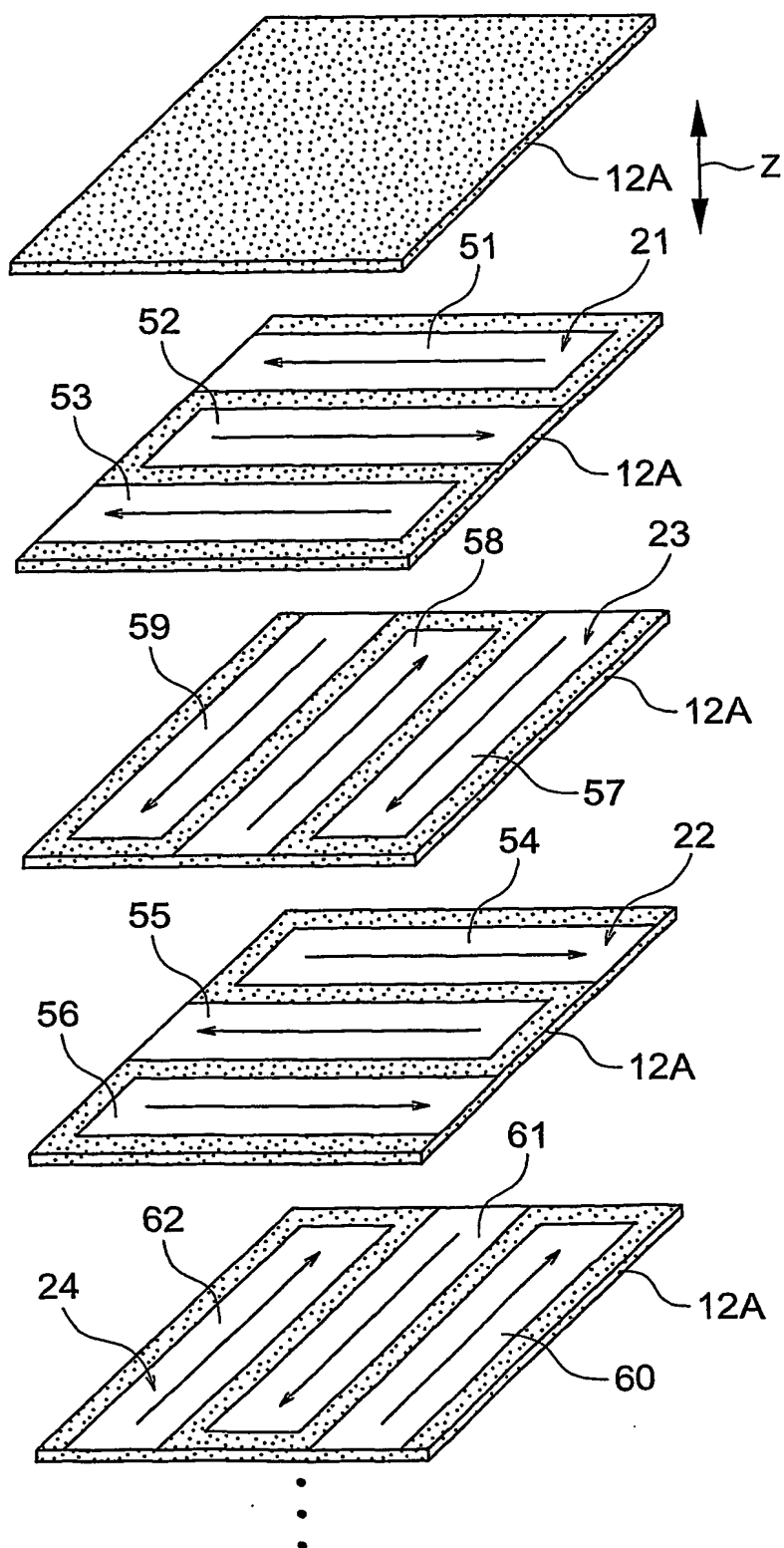


FIG. 8

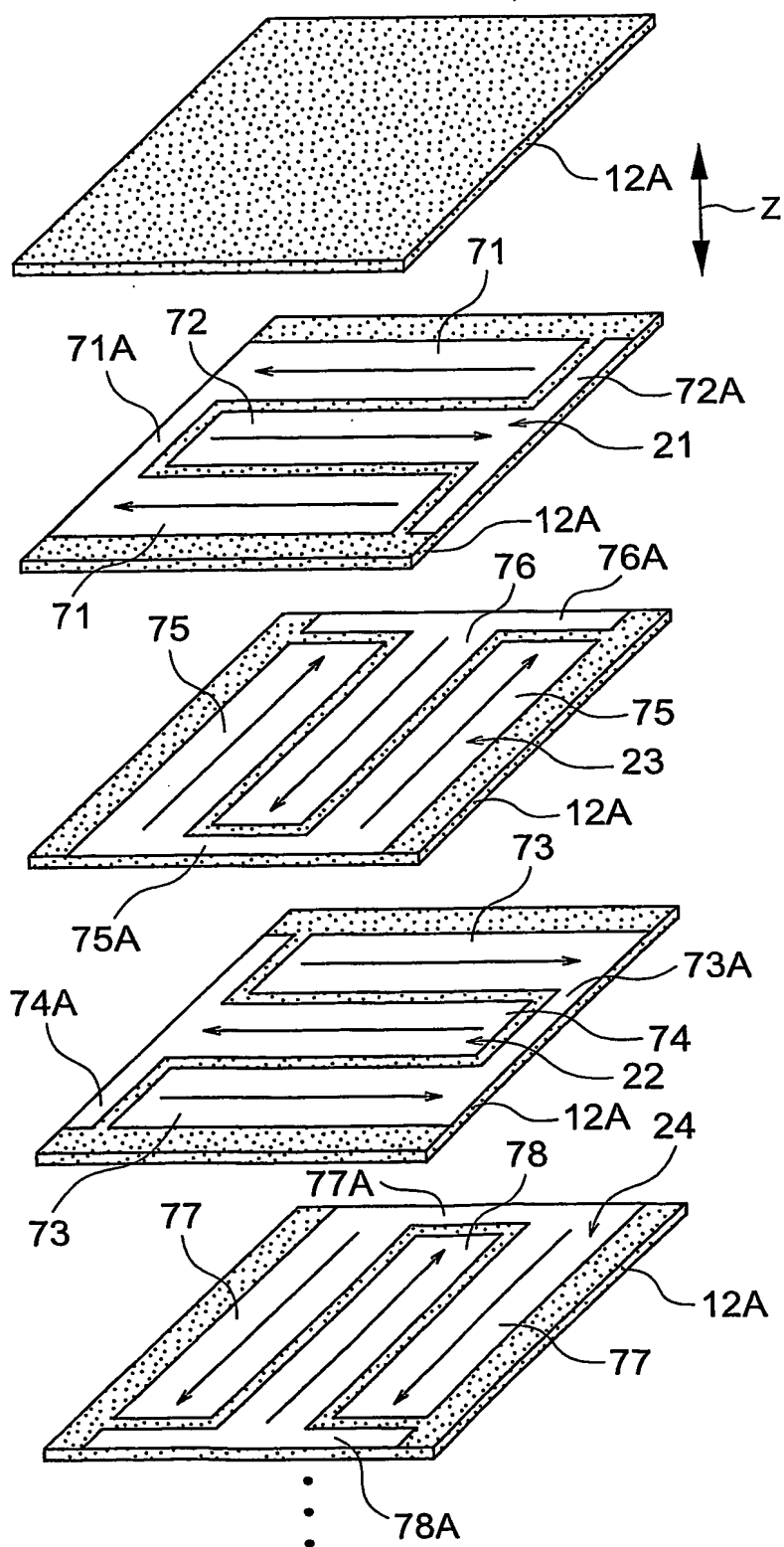


FIG. 9

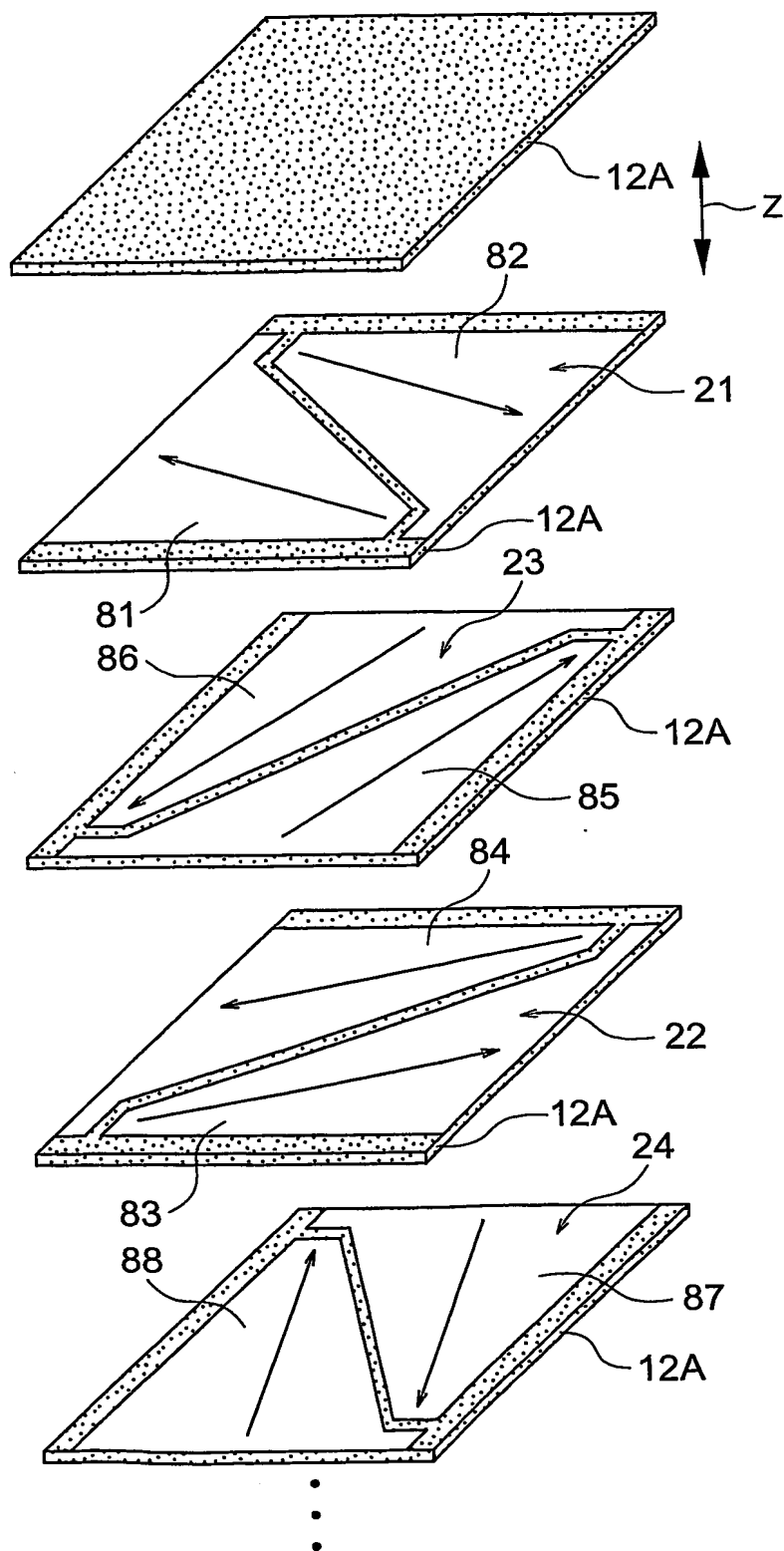


FIG. 10

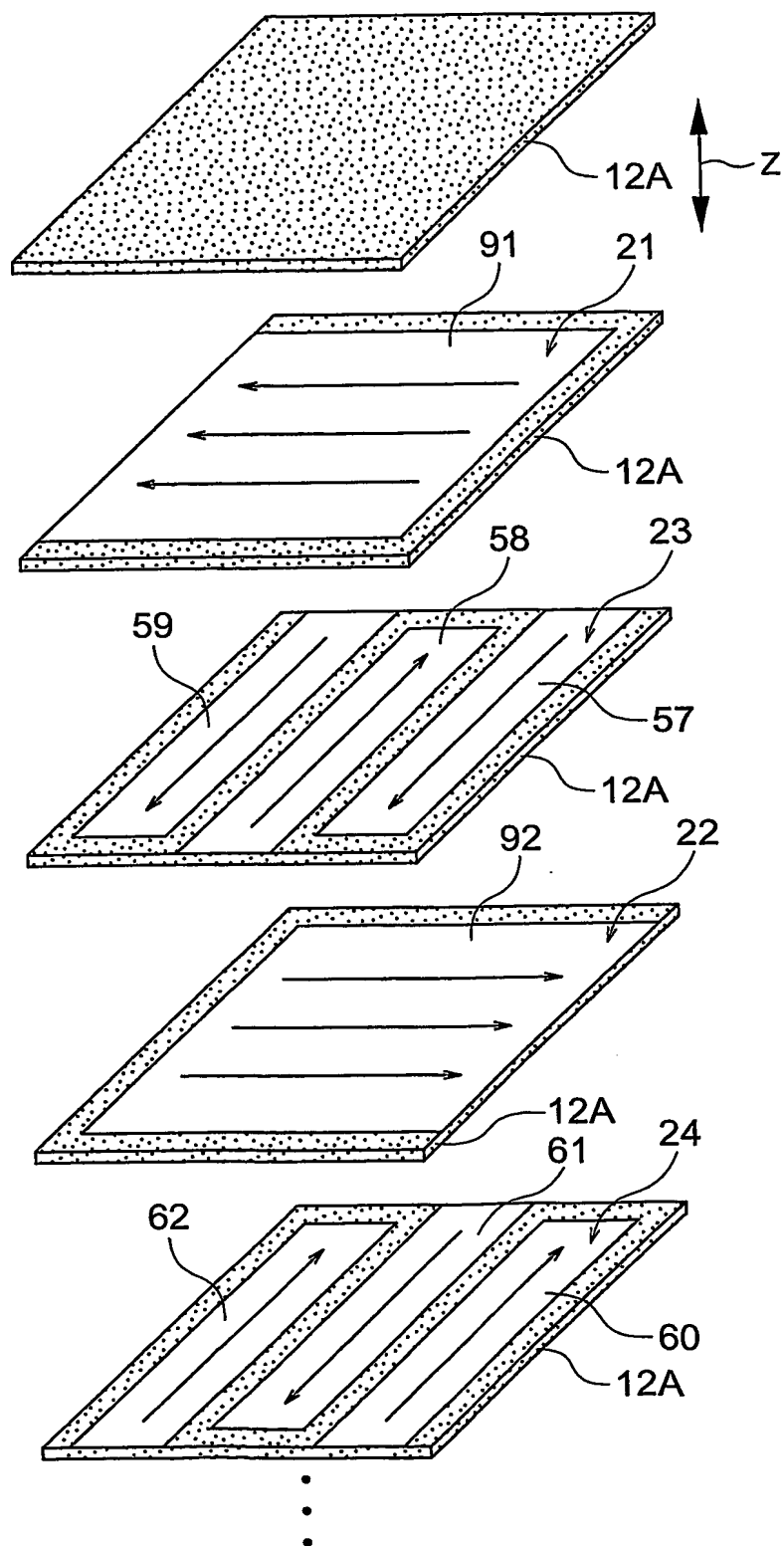




FIG. 11A

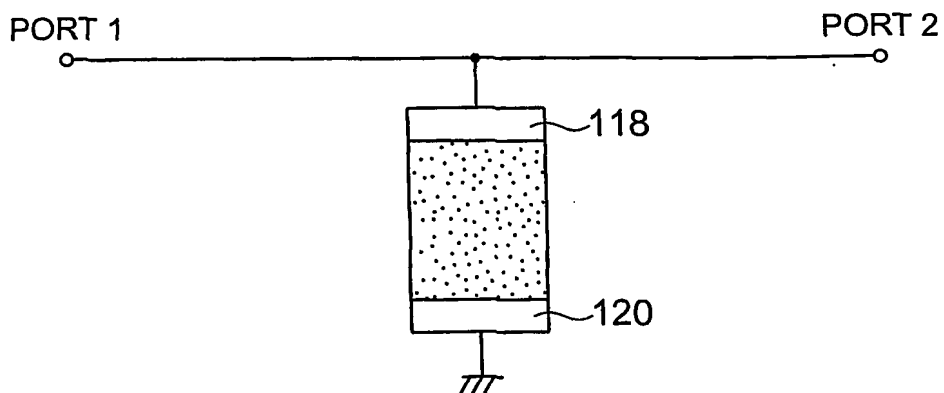


FIG. 11B

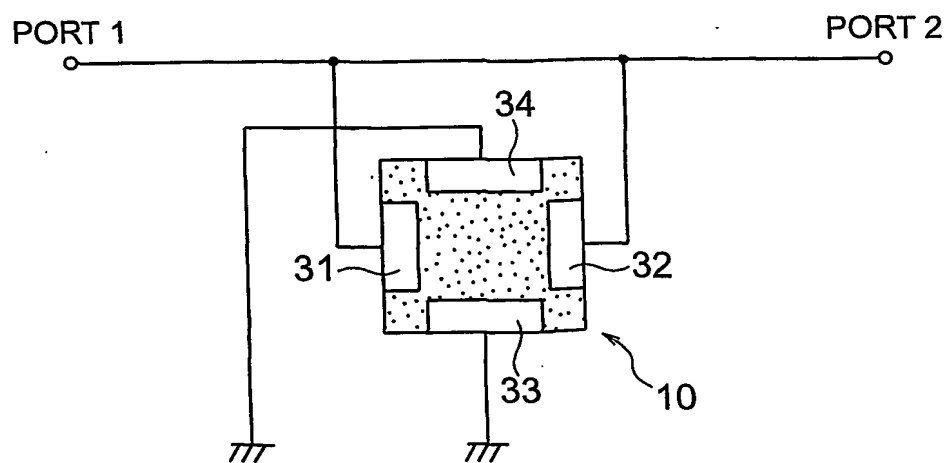


FIG. 12

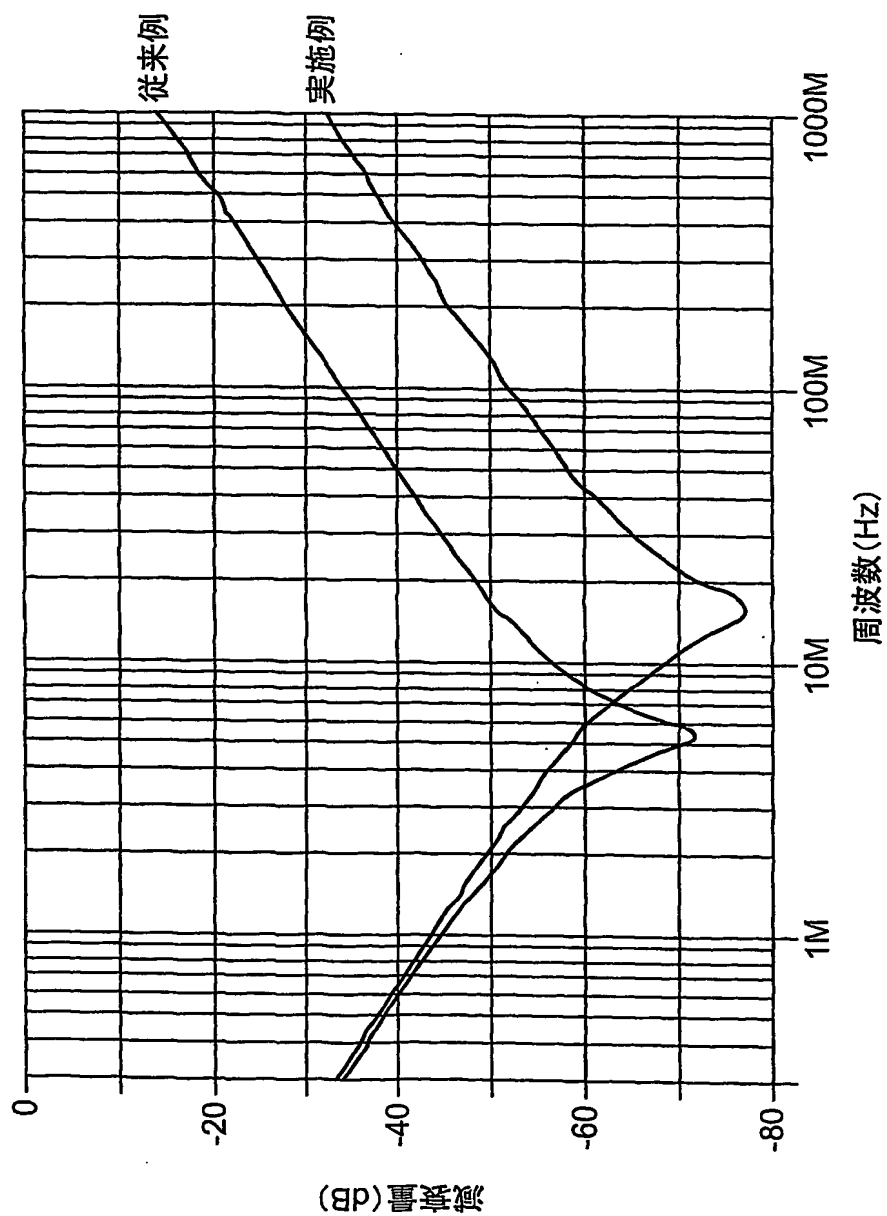


FIG. 13

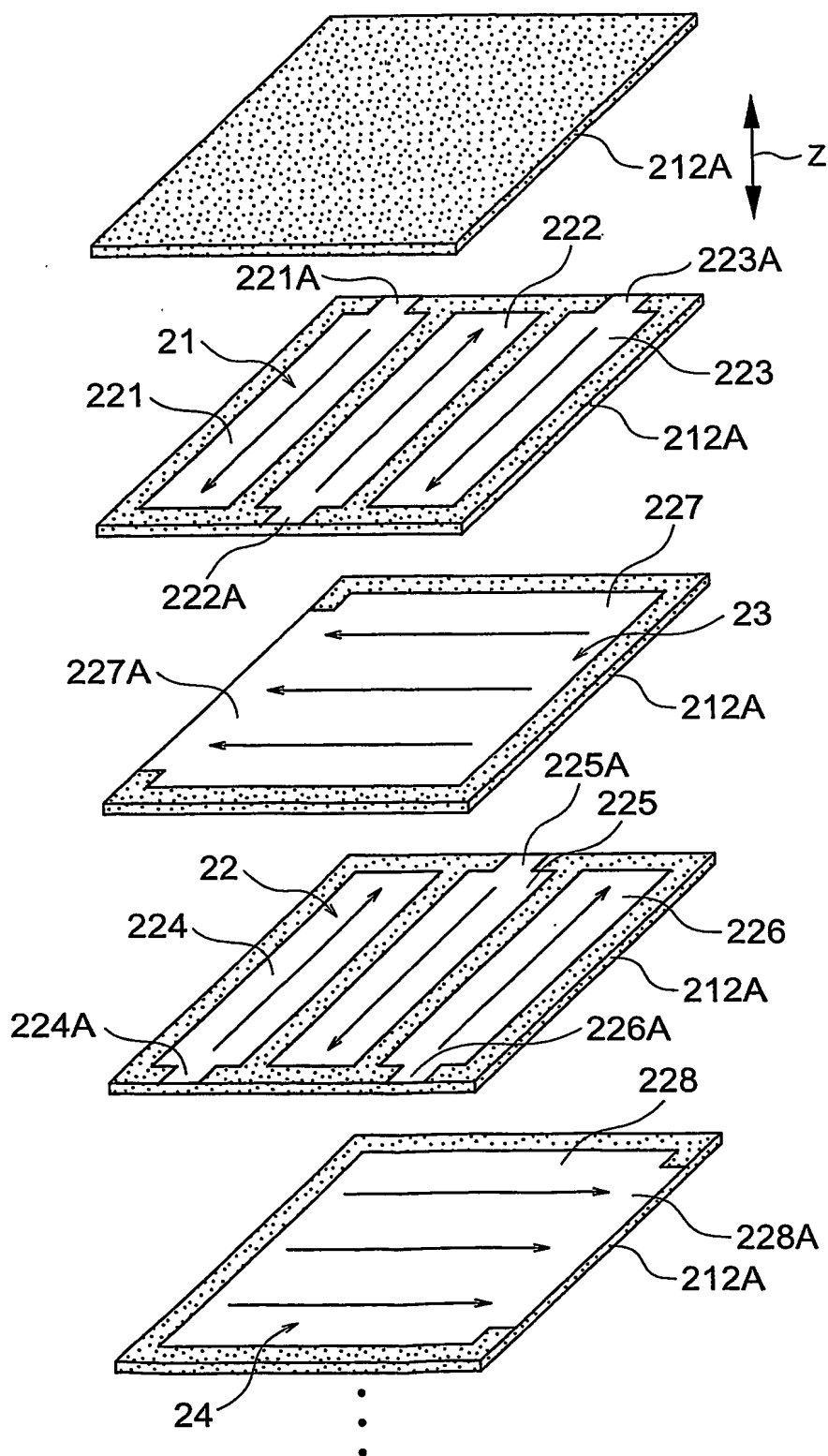




FIG. 15

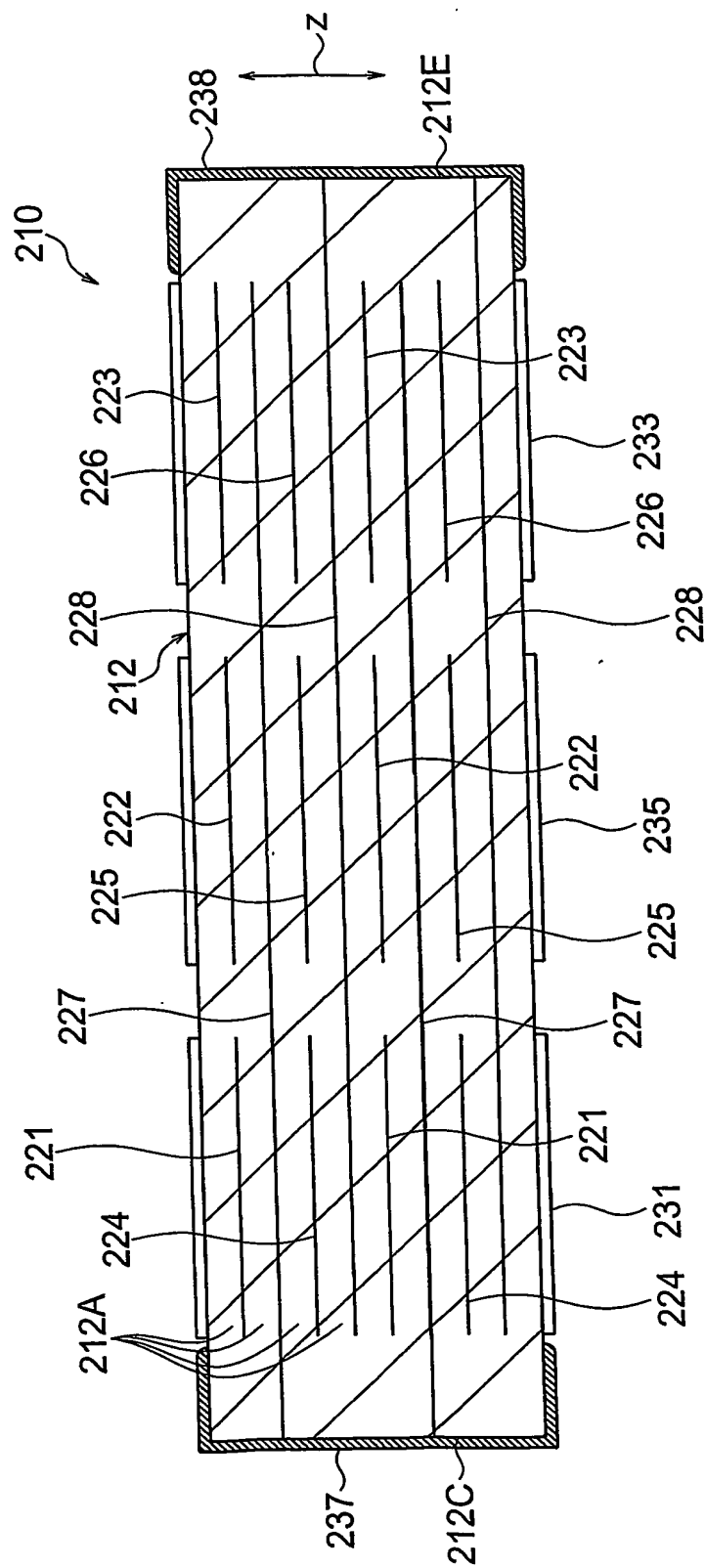


FIG. 16

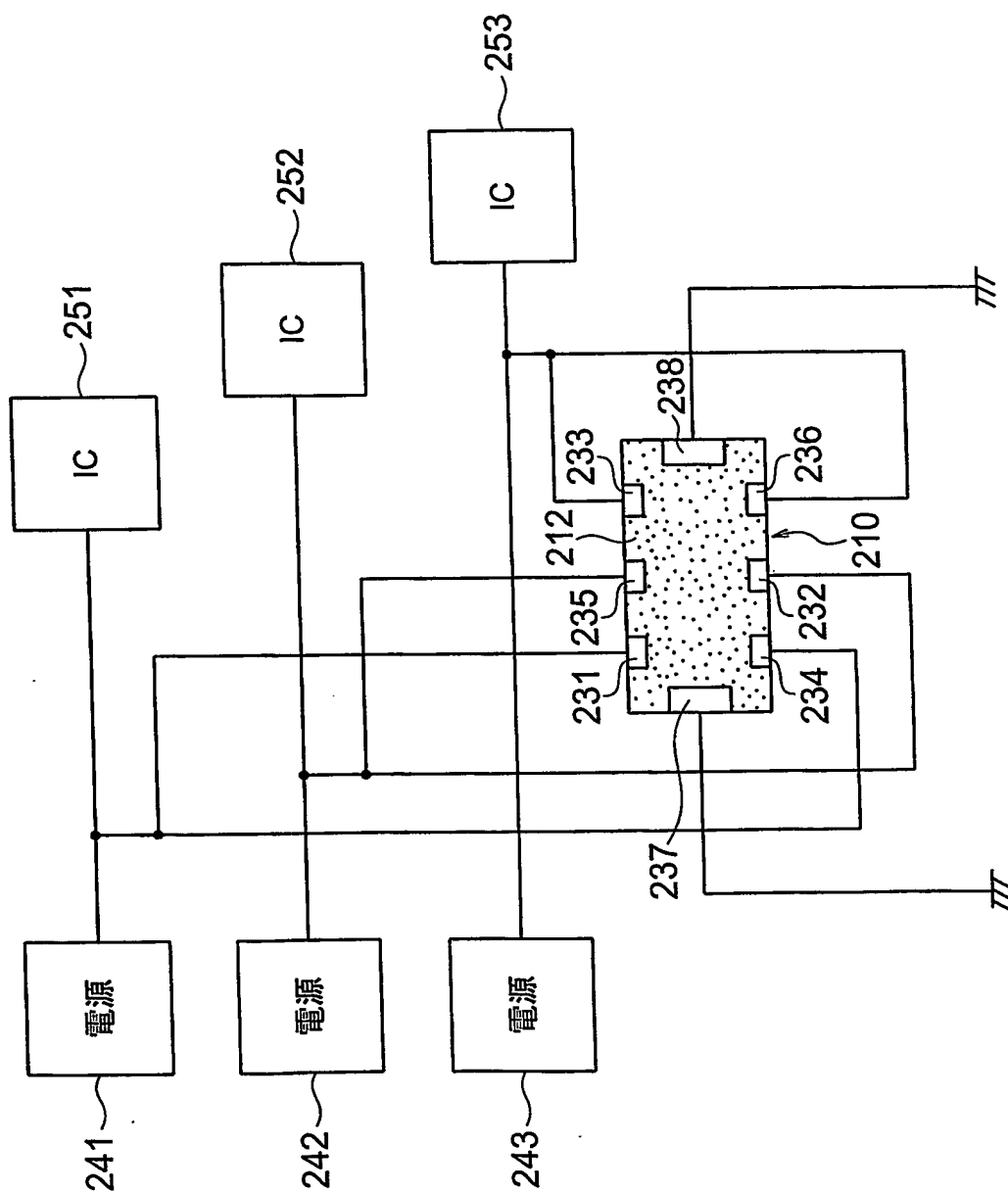


FIG. 17

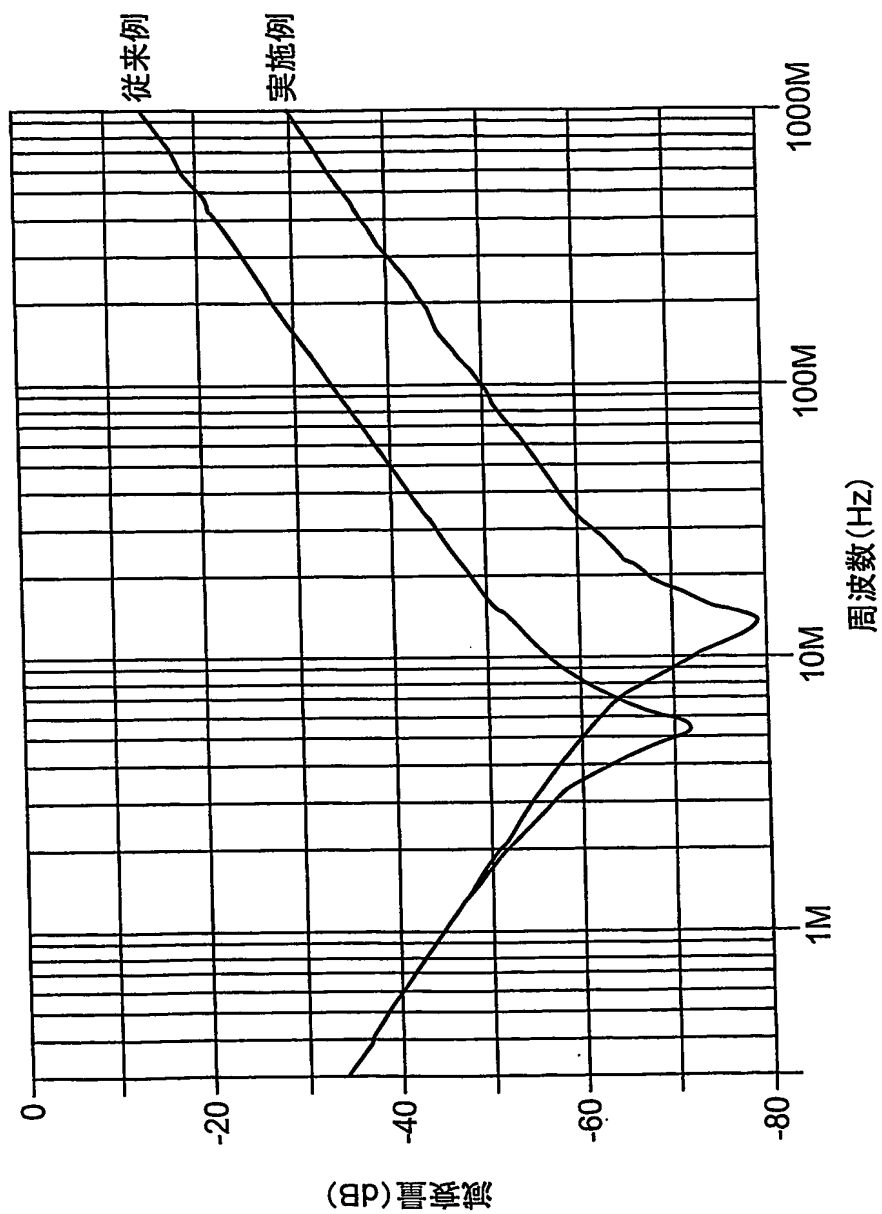
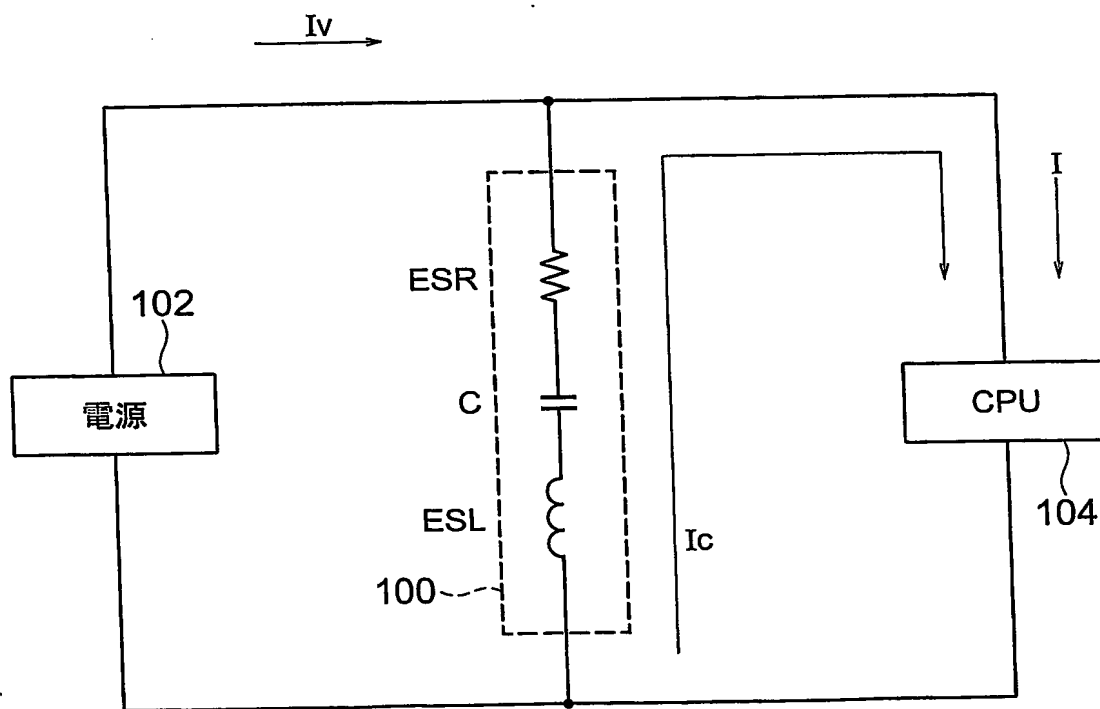


FIG. 18  
PRIOR ART



$I$ : CPUの駆動電流  
 $I_c$ : コンデンサからの放電電流  
 $I_v$ : 電源からの電流



FIG. 19  
PRIOR ART

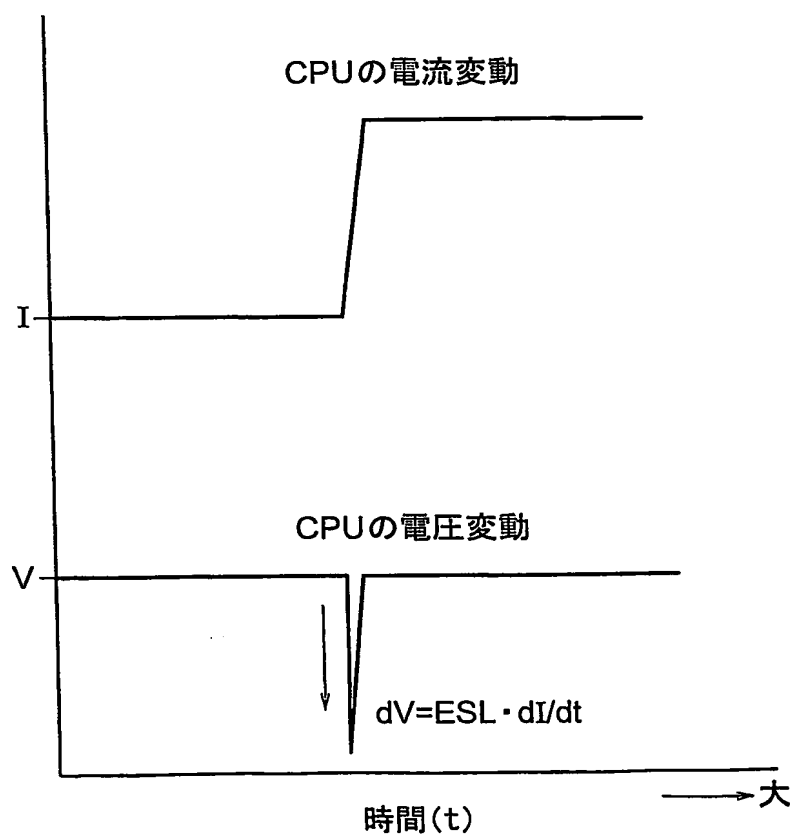
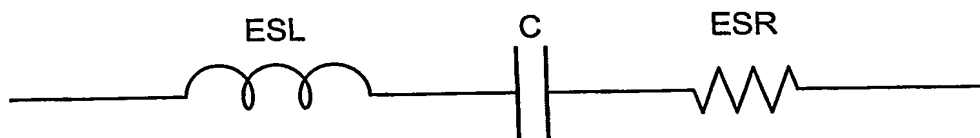


FIG. 20  
PRIOR ART



C: 静電容量  
ESR: 等価直列抵抗  
ESL: 等価直列インダクタンス

FIG. 21  
PRIOR ART

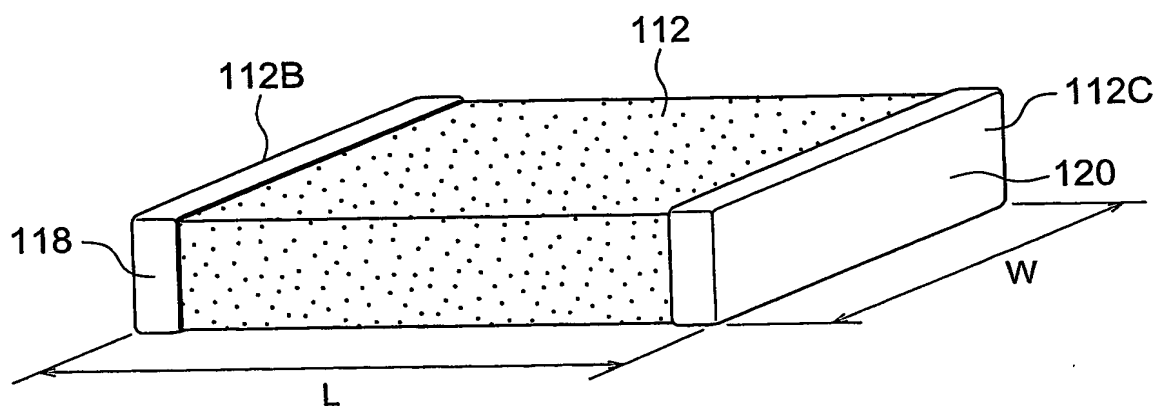
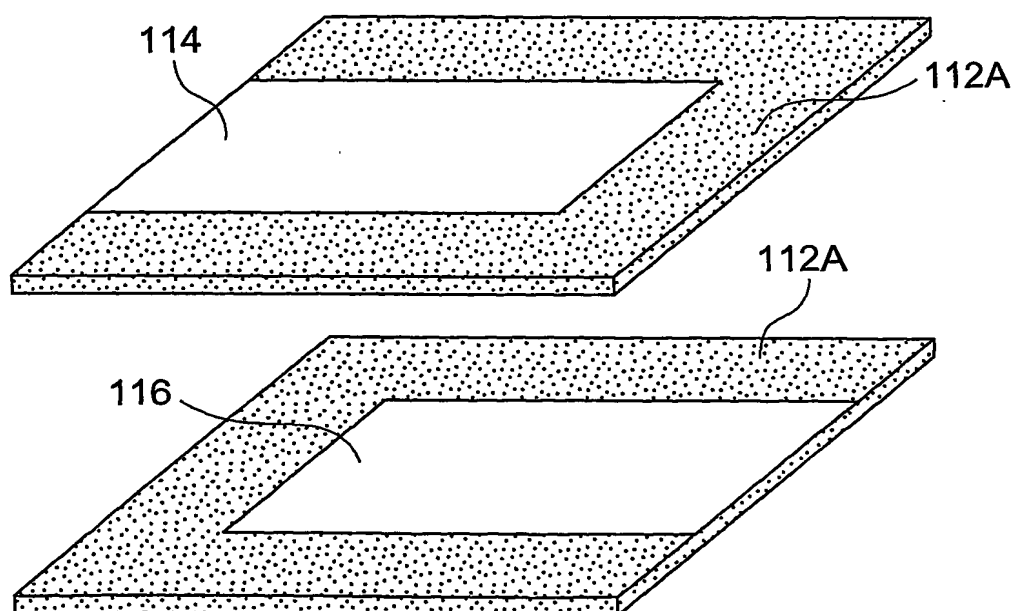


FIG. 22  
PRIOR ART



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11490

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl<sup>7</sup> H01G4/30, H01G4/38

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H01G4/30, H01G4/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2000-21676 A (Murata Mfg. Co., Ltd.), 21 January, 2000 (21.01.00), Claims; Par. Nos. [0015] to [0021]; Figs. 1 to 3, 12 (Family: none)	1-2, 13-14 3-12
X Y	JP 2001-284171 A (TDK Corp.), 12 October, 2001 (12.10.01), Claims; Par. Nos. [0046] to [0054]; Fig. 9 & EP 1120800 A2	1-2, 6, 13-14 3-5, 7-12

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:  
"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier document but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
02 December, 2003 (02.12.03)

Date of mailing of the international search report  
16 December, 2003 (16.12.03)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11490

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 41832/1981 (Laid-open No. 157128/1982) (TDK Electronics Co., Ltd.), 02 October, 1982 (02.10.82), Claims; page 4, line 18 to page 9, line 1; Figs. 7 to 12 (Family: none)	3-10, 12-14
Y	JP 2002-151349 A (TDK Corp.), 24 May, 2002 (24.05.02), Claims; Par. Nos. [0044] to [0046]; Fig. 10 (Family: none)	3-5
Y	JP 2002-231559 A (TDK Corp.), 16 August, 2002 (16.08.02), Claims; Par. No. [0025]; Figs. 3 to 5 (Family: none)	3-10, 12-14
Y	JP 11-340080 A (Murata Mfg. Co., Ltd.), 10 December, 1999 (10.12.99), Claims; Par. Nos. [0037] to [0039]; Fig. 4 (Family: none)	11
A	JP 63-117416 A (Murata Mfg. Co., Ltd.), 21 May, 1988 (21.05.88), Claims; Figs. 1 to 17 (Family: none)	1-14

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01G 4/30, H01G 4/38

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01G 4/30, H01G 4/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2000-21676 A (株式会社村田製作所) 2000. 01. 21, 特許請求の範囲, [0015]-[0021], 第1-3, 12図 (ファミリーなし)	1-2, 13-14 3-12
X Y	JP 2001-284171 A (ティーディーケイ株式会社) 2001. 10. 12, 特許請求の範囲, [0046]-[0054], 第9図 & EP 1120800 A2	1-2, 6, 13-14 3-5, 7-12

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

02. 12. 03

国際調査報告の発送日

16.12.2003

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

桑原 清

5R

9375

電話番号 03-3581-1101 内線 3565

## C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	日本国実用新案登録出願 56-41832 号 (日本国実用新案登録出願公開 57-157128 号) の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (東京電気化学工業株式会社) 1982. 10. 02, 実用新案登録請求の範囲, 第4頁第18行-第9頁第1行, 第7-12図 (ファミリーなし)	3-10, 12-14
Y	J P 2002-151349 A (ティーディーケイ株式会社) 2002. 05. 24, 特許請求の範囲, [0044]-[0046], 第10図 (ファミリーなし)	3-5
Y	J P 2002-231559 A (ティーディーケイ株式会社) 2002. 08. 16, 特許請求の範囲, [0025], 第3-5図 (ファミリーなし)	3-10, 12-14
Y	J P 11-340080 A (株式会社村田製作所) 1999. 12. 10, 特許請求の範囲, [0037]-[0039], 第4図 (ファミリーなし)	11
A	J P 63-117416 A (株式会社村田製作所) 1988. 05. 21, 特許請求の範囲, 第1-17図 (ファミリーなし)	1-14